

2021 应届生 校园招聘

威盛篇

应届生论坛威盛版:

<http://bbs.yingjiesheng.com/forum-177-1.html>

应届生求职大礼包 2021 版-其他行业及知名企业资料下载区:

<http://bbs.yingjiesheng.com/forum-436-1.html>

应届生求职招聘论坛 (推荐):

<http://bbs.yingjiesheng.com>

目录

第一章 威盛电子简介.....	4
1.1 威盛电子概况.....	4
1.2 公司愿景.....	5
1.3 威盛电子历史.....	6
1.4 威盛企业文化.....	7
1.5 威盛薪酬福利.....	7
第二章 威盛电子笔试资料.....	7
2.1 最无奈的笔试——VIA 威盛电子招聘经验.....	7
2.2 往年威盛电子笔试题.....	8
2.3 威盛 VIA ASIC 笔试 10 月北京.....	9
2.4 威盛电子 2012 笔试.....	9
2.5 威盛硬件架构设计部（Graphics/Video）笔试题.....	13
2.6 威盛北京 logic 笔试.....	14
2.7 威盛电子笔试题之 JCSZ-01 软件开发工程师.....	14
2.8 几道威盛电子的 FPGA 工程师试题.....	16
2.9 威盛 Logic Design 笔试试题.....	16
2.10 威盛 JCJB07 软件工程师笔经.....	17
2.11 威盛笔试经历.....	17
2.12 VIA 数字 IC 笔试试题.....	18
2.13 威盛的 Software test Engineer 笔试题.....	22
2.14 威盛 S3 软件工程师笔试.....	23
2.15 威盛 VIA 笔试试题.....	25
2.16 威盛笔试题.....	25
2.17 威盛的 Software tools Engineer 笔试题.....	27
2.18 via 笔试题(software engineer).....	28
2.19 威盛 system hardware design 笔试题.....	29
2.20 威盛软件部门笔试题目.....	30
第三章 威盛电子面试资料.....	31
3.1 威盛电子面试经验.....	31
3.2 威盛电子（中国）有限公司面试过程.....	32
3.3 威盛电子（中国）有限公司轻松的面筋.....	32
3.4 威盛电子上海公司面经.....	33
3.5 技术类实习生面试经验.....	33
3.6 实习面试（系统工程师）.....	33
3.7 面试职位：嵌入式 wince.....	34
3.8 SSD 系统工程师面试.....	35
3.9 ASIC Design Engineer 岗面试.....	35
3.10 电子工程师面试.....	36
3.11 销售代表面试.....	36
3.12 软件测试工程师面试.....	36
3.13 硬件系统工程师面试.....	36
3.14 威盛电子的面试经过.....	37

3.15 威盛 ASIC 职位北京 10 月 26 号一面.....39

3.16 等待 12 号通知.....39

3.17 面试威盛.....40

3.18 VIA 面经.....43

3.19 上海威盛 embedded 面经43

3.20 VIA logic 面经.....44

3.21 VIA 北京二面.....45

3.22 via 面经.....45

3.23 威盛面经.....46

3.24 威盛 system hardware 的面经.....48

3.25 威盛 Java Development Engineer 面经.....48

第四章 威盛电子综合求职经验.....49

4.1 上海威盛电子有限公司笔试+面试经验.....49

4.2 研发工程师面试经验.....50

4.3 威盛目前薪酬福利，我来讲讲。.....50

4.4 VIA Architecture Design 架构组笔经面经51

4.5 威盛新人的一些感想.....53

附录：更多求职精华资料推荐..... **错误!未定义书签。**

内容声明：

本文由应届生求职网 YingJieSheng.COM (<http://www.yingjiesheng.com>) 收集、整理、编辑，内容来自于相关企业的官方网站及论坛热心同学贡献，内容属于我们广大的求职同学，欢迎大家与同学好友分享，让更多同学得益，此为编写这套应届生大礼包 2021 的本义。

祝所有同学都能顺利找到合适的工作！

应届生求职网 YingJieSheng.COM

第一章 威盛电子简介

1.1 威盛电子概况

威盛电子官网：

<http://www.viatech.com.cn/>

威盛电子公司简介

威盛电子 (VIA Technologies, Inc. 简称 VIA) 是无晶圆低功耗 x86 处理器平台先驱, 也是个人电脑, 客户机, 超移动设备及嵌入式市场的领导厂商。有效整合低功耗的处理器、多媒体的芯片组及先进的 IO、总线与网络控制器, 组成计算机运算与通讯平台以及广受好评的 EPIA 系列主板。

目前公司总部位于台湾台北县新店市, 并于大中华地区、美国、欧洲、南美洲等 IT 中心城市拥有分支机构。威盛的客户群涵盖全球各大 OEM 厂商。威盛电子已在台湾证券交易所上市 (股票代码 2388)。

全方位平台供应商

威盛提供最丰富的自有品牌无晶圆 IC 解决方案, 全面支持基于 x86 架构新科技, 产品涵盖最高带宽的 I/O 技术到最佳的图形显示, 从最高比特率音频解决方案到最节能、小巧微型处理器。同时, 威盛还提供搭载威盛芯片组的全系列高集成度超小型平台解决方案, 如威盛 EPIA Mini-ITX、Nano-ITX 及 Pico-ITX 系列主板。

市场领导厂商

拥有广泛的产品线和众多技术第一的领先优势, 威盛作为业界领导厂商, 积极导入前瞻科技, 推动独立芯片组以及业界最广泛的整合核心逻辑芯片组的开发。凭借大力推动 PC-133 SDRAM 系统规格, 并领先业界导入适用于所有主流处理器平台的 DDR SDRAM 内存技术的成功创举, 威盛制定了一系列行业标准并成为最新科技市场推动者。

有太多威盛创造的业界第一, 几乎每个产品事业部都能有此殊荣。仅论音频方面, 威盛 2001 年 4 月就引入了市场第一款 6 声道音频编解码器 (威盛 Vinyl Six-TRAC), 并创造了第一款高清 8 声道音频控制器, 2002 发布的威盛 Envy24HT 支持最新的 24-bit/192kHz 电脑高保真音频, 并在 2003 年初推出了板载声卡芯片 (VIA Envy24PT)。

领先市场的威盛小型化平台标准, 激发应用于下一代个人电子设备的精小板型系统创新。威盛系列处理器是市场上规格最小、功耗最低的原生 x86 处理器, 并拥有全球最先进的硬件安全加密功能; 其中 2007 年发布的 EPIA Pico-ITX 系列主板尺寸仅为 10cm x 7.2cm, 是最小的标准 x86 平台。另外, 作为分布式平台性能主题行动的一部分威盛一直致力于整合更多科技核心逻辑芯片中, 将平台工作负荷分摊, 同时也可节省了主板空间, 在这个领域威盛已经取得了无数的技术第一, 第一个在南桥中集成串行 ATA 和 RAID 多种配置的控制器的 (威盛 VT8237R 南桥芯片组, 2003 年 7 月发布) 以及从 2002 年推出的威盛 VIA CLE266 芯片起, 第一个在众多北桥芯片组中集成硬件视频解码加速器。

国际化运作体系

威盛在全球建立了强大的 IT 网络, 将北美的硅谷和德克萨斯以及大中华地区的制造基地——中国大陆和台湾, 德国波恩设立分支机构紧密联系在一起。依托这个网络威盛得以立足全球先进高科技研发和制造中心, 并能快速回应世界各地的客户的不断变化的需求, 提供全面到位的全球支持。威盛电子在全球拥有员工 2000 多名, 其中 70% 左右是资深的高级工程师, 由一支科技背景深厚的强大国际管理团队领导。

迎接市场挑战

威盛电子不断迎接市场挑战，积极导入、开发最有前景的未来科技，从功能性、产品性能和成本三方面满足客户需求。威盛团结产业伙伴促进——而不是强加——推广新技术进入市场，拓宽了客户与个人和商家选择的范围。与客户密切频繁的互动使威盛能够全面了解客户的需求，提供全方位的设计技术支持。威盛热忱的销售和资深 FAE 团队分布全球各地，为客户提供全方位的售后支持服务。

助力新兴市场

系统设计和应用在各个领域的创新不断涌现，尤其是在个人电子领域 x86 架构的广泛应用成就了当今数字生活方式。威盛尖端科技平台主题行动提供一系列专业的、共享的高度兼容平台参考设计，帮助厂商降低了新兴产品的开发成本，使之能快速进入迅速崛起的新兴市场。以威盛软硬件的核心能力为后盾的这些参考设计方案将推动新兴快速增长市场迅猛发展。

产品品质保证

威盛的产品制造工程和质量控制小组与芯片加工整合合作伙伴紧密合作，以确保世界一流的产品质量和绝对的可靠性。所有威盛芯片都经过最严格的测试并通过了 ISO 9001/2000 产品质量认证，被要求最为严苛的业界领先个人电脑 OEM 厂商和主板厂商认可。

高效无晶圆厂经营模式

随着 IC 产业化进程日益复杂且资本密集化，威盛与全球先进芯片代工、封装、测试厂建立的亲密合作伙伴关系显得尤为重要。这种无晶圆厂经营模式能提供最新的制造工艺和科技来保证生产，大大增强了应对市场需求突然变化的能力，使威盛能专注于提高核心产品设计的竞争力。

1.2 公司愿景

在威盛，我们共享全球视野：任何人都可以通过 Internet，轻松获得信息、接受教育、尽享娱乐、执行商务，我们的工作、交流和生活方式也因此焕然一新。

为实现数位风华，点燃畅想激情，我们将先进的技术和睿智的设计，注入我们的合作伙伴，以灵感推动合作伙伴创造出应用主导型的数字智能设备，这些设备不但智慧超群，而且为人们提供美妙绝伦的感官体验，从而推动 x86 平台最富创意的应用。

实现真正的数字生活，是我们坚持的信念。一直以来，我们研发尖端而切实的计算技术和通信解决方案，让我们的客户从中建构功能强大、性能齐全的 PC 和个人电子设备。

1.3 威盛公司沿革纵览

1987

» 公司在美国加州弗里蒙特市成立。

1992

» 公司总部迁至台湾台北市。

1999

» 收购美国 Cyrix 和 Centaur 公司微处理器部门。

2001

» 创立了 S3 Graphics 股份有限合伙公司。

2002

» 创立威盛平台部，把威盛嵌入式主板推向市场。

» 并购了 LSI Logic 公司的 CDMA 设计部，从而创立威睿电通有限公司。

» 实施"迦南行动"重新将公司的重心放在重要的 PC 平台领域。

2003

» 作为“迦南行动”的一部分，把光存储器部门独立，创立了威盛电子子公司威腾光电。

» 创建了威瀚科技公司，主要针对网络及 IEEE 1394 产品，是"迦南行动"的一部分。

2004

» 威盛平台方案产品事业部更名为威盛嵌入式平台方案事业部，并将其研发中心扩展到整套处理器平台。

2007

» 威盛事业部重组，将公司资源集中到威盛处理器平台。

1.3 威盛电子历史

威盛公司 1987 年成立于硅谷的中心，依靠它一贯以合理价格为 PE OEM 和主板生产商提供先进技术的能力，威盛在 PC 核心逻辑芯片市场占据了领导地位。1992 年，公司总部从加州弗里蒙特市迁至台北，以便更好的与日益重要的、成长中的台湾及其相邻的中国大陆 IT 生产基地建立紧密伙伴关系。

由于坚持走“精品”路线，威盛电子于 1999 年率先推出配合 Intel®; Pentium®; III 和 AMD Athlon®; 处理器 PC133 SDRAM 存储标准而生产的芯片解决方案，并于 2001 年推出可以在各主要处理器平台上使用的 DDR SDRAM 技术，从而进一步巩固了其在这个领域的领先地位。

公司在其占市场领导地位的 PC 核心逻辑芯片的基础上，经过一系列并方案、内部整合与战略联合，扩展了其生产线和研发领域。

1999 年，威盛收购国家半导体（National Semiconductor）公司和 IDT 公司的 Cyrix 和 Centaur 处理器事业部，并由此迅速进入微处理器市场。低功耗的威盛 C3®; 处理器是威盛首款原创设计产品，它奠定了威盛倡导的完整平台解决方案的基石，并在世界范围内被成功地运用于台式与移动 PC 系统、高端服务器和全系列个人电子设备。

2001 年初，威盛与 SONICblue 公司合资创立旭上电子（上海）有限公司（S3 Graphics Co., Ltd.），将独立图形加速器并入平台产品组合中，使威盛 IGP 芯片组整合了高性能的绘图功能，为市场提供了超低成本的解决方案。随着显卡、视频和播放技术的不断更新，IGP 芯片组不断扩张其对主流市场的覆盖面。

2002 年，威盛收购了 LSI Logic 的 CDMA2000 设计部，从而创建了威睿电通有限公司（VIA Telecom），将芯片平台扩展到电信事业。威睿电通有限公司总部建在加利福尼亚的圣迭戈，其研发重心落在依据 CDMA2000 标准的高级 baseband 处理器，推动了 3G 电信技术的前进，丰富了视频和音频技术，扩展了移动电话的功能和网络连接能力。

最近几年，随着 Internet 的繁荣，它刺激了通信的发展和网络连接技术的兴起，同样，威盛研发了一系列专业通信与网络技术，比如，从 1997 年开始了网络控制器等芯片产品的研发。威盛除了在显卡内整合了独立解决方案，还将这一技术整合入逻辑核心芯片组，使用户能低成本地享受增强的 PC 功能和个人电子设备。

在 2001 年 10 月，威盛宣布成立威盛平台解决方案事业部（VPSD），它是威盛管理的一个独立的商业部门，其宗旨为设计并推出全套平台解决方案，包括新生产的系列威盛品牌主板。2004 年，VPSD 更名为威盛嵌入式平台事业部（VEPD），这反映了研发重心的转移和不断扩大的投资领域，它包括基于威盛低功耗微处理器的整套处理器平台的涵盖市场，和超密集型威盛 EPIA 系列的 Mini-ITX 和 Nano-ITX 主板。

2002 年，威盛实施“迦南行动”，它是公司的重组行动，至此，威盛将其主要经营项目按核心产品类别划分为不同的商业单元。“迦南行动”印证了威盛从专门生产芯片组扩展至更高一级的产品范围与活动，使威盛的核心生产力更为强大和广阔，既适应核心市场又适应新兴市场。2003 年，威盛电子子公司威腾光电（VIA Optical Solution, Inc）和威瀚科技公司（VIA Networking Technologies, Inc）成立，它们分别是威盛光存储器事业部和网络事业部发展而来，是威盛多样化战略的直接体现。

威盛一贯坚持为 PC 及其他 x86 市场提供最广泛的芯片解决方案的产品战略，结合注重功耗效能、丰富的整合功能、以及小板型的设计理念，使威盛的处理器平台除了在传统市场获得广泛认可之外，同时还在非传统领域有所建树。2007 年，威盛重组了公司各事业部，将公司资源集中到发展威盛处理器的创新平台上，确保全力专注产品革新。

基于威盛 Isaish 64-bit 架构的威盛凌珑（Nano）处理器于 2008 年正式发布，这是威盛电子成长为完整处理器平台生产厂商过程中的重要里程碑，它不仅以更多的产品系列促进台式电脑、嵌入式应用、移动及超移动市场的革新，同时也推动着传统 PC 市场的更新换代。

1.4 威盛企业文化

核心价值观

正直：以诚信及专业执行业务，在行为中展现价值；

积极正向：从挑战中寻求机会，采取主动并实践承诺；

创新：持续挑战现状，倡导新科技信念，为人类创造福祉；

纪律：具备追根究底的研究精神，坚持克服困难，追求结果导向，第一次就把对的事做好；

客户信赖：以客户忠诚度作为成功指标。

1.5 威盛薪酬福利

薪资待遇：威盛电子为员工提供在业界有相当竞争力的薪资待遇，包括固定薪资、绩效奖金等，公司还特别为长期在公司服务且持续保持绩优的员工设立专项奖励基金。

员工福利：为提升员工生活品质，公司在国家法定福利项目之外，特别在员工普遍关心的住房、交通、医疗福利上作相应安排，包括员工班车、补充商业医疗保险、年度健康检查、人身意外伤害保险等等。在此基础上，公司还为员工提供带薪假期，并积极资助员工参加休闲、健身活动，帮助员工保持身心健康、平衡工作与生活。

如果你想了解更多威盛电子的概况，你可以访问威盛电子官方网站：<http://www.viatech.com.cn>

第二章 威盛电子笔试资料

2.1 最无奈的笔试——VIA 威盛电子招聘经验

本文原发于应届生 BBS，发布时间：2016 年 7 月 14 日

地址：<http://bbs.yingjiesheng.com/thread-2047825-1-1.html>

威盛电子是一家较早给我笔试机会的大企业，虽然对台湾人的公司有点看法，但抱着练兵的想法，还是在周末赶到了复旦大学的四教（今后那里是笔试扎堆的地方）。事实证明，那的确是次不折不扣的练兵。我应聘的是 Linux 方面的技术支持职位，拿到卷子我就傻眼了，有填空、选择、问答、编程，内容涉及计算机硬件、Linux 操作系统、C 语言等，多数问题我都不知道答案，而且瞎编也编不出，于是花了一半的考试时间把能涂的格子涂满后，就开始了一项更有意义的工作——抄题目，抄完自己职位的试题，就抄试题本中其他职位的试题，收获颇丰。[p=30, 2, left]事实上，不仅是 VIA 的笔试，在随后好些公司的笔试中我都在不断的练兵、抄题，把抄到的题目拿

回来与同学共享，研究分析考点，直到有一天我感到技术类笔试题目有好多都是大同小异时，便是我顺利通过笔试之日。这其中，特别要感谢牛哥、曾曾、邱邱等人的指点和探讨，也要感谢林锐大侠的《高质量程序设计指南》，该书堪称“C 语言笔试宝典”，不少公司的笔试题都源于该书。

2.2 往年威盛电子笔试题

本文原发于应届生 BBS，发布时间：2016 年 7 月 14 日

地址：<http://bbs.yingjiesheng.com/thread-2047829-1-1.html>

1.在第一个声明处编译出了奇怪的错误，为什么？

```
#include
```

```
#include "myfun1.h"
```

```
#include "myfun2.h"
```

```
int myInt1;
```

```
int myInt2;
```

2.三组程序，找出你认为的错误。

(1)a.c long temp[255];

b.c extern *temp;

(2)a.c long temp[255];

b.c extern temp[256];

(3)a.c long temp[255];

b.c extern temp[];

3.printf("0x%x", (&0)[-1]); 请问打印了什么？

4.汇编，用 ax,bx,cx,dx，求 $1000 \times 1000 / 30$ (四舍五入)，结果放在 ax 中。

5.编最优化 Bubble(int *pIntArray,int L)，要求:交换元素不能用临时变量，如果有序需要最优。

6.用任意一种编程语言写 n!的算法。

2.3 威盛 VIA ASIC 笔试 10 月北京

地址: <http://bbs.yingjiesheng.com/forum.php?mod=viewthread&tid=1571896>

在讨论区看过许多笔试回忆, 受益匪浅, 10 月 20 号参加了 VIA 的 Digital ASIC design 职位的笔试, 也分享给大家。

第一题, 同步复位和异步复位区别, 用 verilog 编写具有同步复位 D 触发器。

第二题, 给出了一个组合逻辑, 写出化简表达式。

第三题, ASIC 设计流程, 需要用到什么 EDAtool。

第四题, 什么是亚稳态, 产生原因, 避免方法。

第五题, 离散时间信号的画图题。

第六题, -11 的原码, 补码, 反码。

第七题, 设计 Verilog 的状态机测试 10100 的输入。

第八题, 给出一个电路, 给出每个单元的 delay 和 setup 时间 hold time, 求最小周期。

第九题, 异步 FIFO 原理, 用 Verilog 实现 FULL 信号的控制。

第十题, 减少 CPI 两个方法, 影响流水线性能的因素。

2.4 威盛电子 2012 笔试

地址: <http://bbs.yingjiesheng.com/forum.php?mod=viewthread&tid=1021382>

2012 威盛电子 linux Applicationsoftware engineer

1、 一个逻辑推理题张老师、彭老师、赵老师分别担任体育、历史、物理、数学、英语、生物课中的两门课。其中体育老师和物理老师是邻居

1) 张老师年纪最小;

2) 生物老师比物理老师的年龄大

3) 张老师经常和英语老师和数学老师一起打篮球

4) 彭老师经常和生物老师、体育老师一起回家

答案: 张老师: 体育、历史; 彭老师: 物理、英语; 赵老师: 生物、数学

2、 关键字 static 的作用

答案: 1)、修饰变量, 变量分为局部变量和全局变量, 但它们都存在内存的静态区。

静态局部变量, 作用域仅限于变量被定义的文件中, 其他文件使用 extern 声明也没有办法使用。

静态全局变量, 在函数体里面定义的, 就是只能在这个函数里用, 同一个文档中的其他函数也用不了。用于被 static 修饰的变量总是存在内存的静态区, 所以即使这个函数运行结束, 这个静态变量的值还是不会被销毁, 函数下次使用时候仍能用到这个值。

2)、修饰函数。函数前面加 static 使得函数称为静态函数, 表示函数的作用域仅限于本文件。

Static 关键字的两种含义:

表示退出一块后仍然存在的局部变量；二用来表示不能被其他文件访问的全局变量和函数

3、进栈顺序分别是 g、r、a、p、h，求其可能的出栈顺序

A a、r、h、p、g B r、a、h、p、g C a、r、p、h、g D 以上皆有可能

答案：个人认为应选择 D

4、unsigned short i, j;
 for (i=0, j=2; i!=j; i+=5, j+=7) {.....}

请写出上述程序的循环次数

答案：写了个简单的程序来验证

```
int main()
{
    int count=0;
    unsigned short int    i, j;
    for (i=0, j=2; i!=j; i+=5, j+=7)
    {
        count++;
    }
    printf("循环次数%d\n", count);
}
```

最后输出答案是 32767

此题主要考察 unsigned short[int]的取值范围 0~65535（只能怪自己对基础知识没有记清楚）

//当 i, j 即将越界马上又会从零开始循环

//针对笔算如何算出来还是没有考虑清楚

5、char *s="hello" ;

1) sizeof(s) 的值是多少？在不同平台上是否一样？

答案：定义了一个字符型指针是四个字节，答案为四，在 32 位机的系统下，不同类型的指针都是四个字节，故在不同平台上的 sizeof 的值应该是不同

sizeof(数据类型) 此运算符功能：返回值就是该数据类型所占的字节数。

sizeof(变量名) 此运算符功能：返回值就是该变量所占的字节数。

所谓指针就是变量在内存中的地址，所以要根据具体情况，32 位机的话，指针变量在内存中占据 4 个字节。

2) strlen(s) 的值是多少？在不同平台上是否一样？

strlen(s) 的值是 5，在不同平台上应该一样的

3) s[0]=' a' 会产生什么？

会导致程序崩溃，因为字符指针所指向是字符串的首地址是不可以被写的

6、炎热夏天，宿舍里面没有空调，小明在宿舍里面使用电脑，但是总是死机，反复多次，后来小明发现每次死机之前，吊扇的转速明显减慢，死机后重新开机，电脑正常，但是没过多久仍然死机

1) 请你分析死机的原因有哪些？

硬件原因导致，可能是散热不良

2) 使用你所能想到的仪器测试你所分析的原因

7、列举你所知道的 linux (windows) 系统的进程之间相互通信的方式？并举例说明其中一种的实际应用？

答案：1、管道(pipe)及有名管道(named pipe)：管道可用于具有亲缘关系进程之间的通信；有名管道克服了没有名字的限制，因此，除了具有的功能外，它还允许无亲缘关系进程间的通信。

2、信号(signal)：信号是比较复杂的通信方式，用于通知接受进程有某种事情发生，除了用于进程间通信外，进程还可以发送信号给进程本身。

3、报文(message)队列(消息队列)：消息队列是消息的连接表，包括Posix(可移植性系统操作接口)，消息队列systemV消息队列。有足够权限的进程可以向队列中添加消息，被赋予读权限的进程则可以读走队列中的消息。消息队列克服了信号承载信息量少，管道只能承载无格式字节流以及缓冲区大小受限等缺点。

4、共享内存：使得多个进程可以访问同一块内存空间，是最快的可用IPC(Inter-Process Communication, [进程间通信](#))形式。是针对其他通信机制运行效率较低而设计的。往往与其他通信机制，如信号量结合使用，来达到进程间的同步及互斥。

5、信号量：主要作为进程间以及同一进程不同线程之间的同步手段。

6、套接口：更为一般的进程间通信机制，可用于不同机器之间的进程通信。

一般来说linux下的进程包含以下几个关键要素：1、有一段可执行程序；2、有专用的系统堆栈空间；3、内核中有它的控制块(进程控制块)，描述进程所占用的资源，这样，进程才能接受内核的调度；4、具有独立的存储空间；5、进程和线程有时候并不完全区分，而往往根据上下文理解其含义。

8、判断单链表是否是环

```
typedef struct _list_node
{
double keyVal;
struct _list_node *next;
}ListNode
Bool hasLoop(ListNode *head)
{
ListNode *p1=NULL,*p2=NULL;
If(head=NULL||head->next=NULL )
return FALSE;
do
{
P1= p1->next ;
P2= p2->next->next ;
P1 = p2 ;
}while(p2!=NULL&& p2->next!=NULL )
return TRUE;
}
```

9、时间排序四个人漆黑的夜里过独木桥，只有一盏灯笼，每次只允许两人通过，四个人过桥的时间分别是1, 2, 7, 10, 编写程序求最短过桥时间。

```
int main()
{
int tmin, total;
```

```
int a[4]={1,2,7,10};
int i;
tmin=a[0];
for(i=0;i<3;i++)
{
    if(a<tmin)
        tmin=a;
}
total=2*tmin+a[1]+a[2]+a[3];
printf("the min time is %d\n",total);
}
```

10、从一个文件中读取整数，并将这些整数进行排序，在输出到文件中，使用所熟悉的程序语言编程

```
#include <iostream>
#include <fstream> //文件输入输出流
#include <vector>
using namespace std;
int main()
{
    ifstream InFile("in.txt");
    if(InFile.good())
    {
        cout<<"openfile success!"<<endl;
    }
    ofstream OutFile("out.txt");
    vector<int>num;
    int temp;
    while(!InFile.eof())
    {
        InFile>>temp;
        num.push_back(temp);
    }
    vector<int>::iterator i;
    cout<<"before sort..."<<endl;
    for(i=num.begin();i!=num.end();++i)
        cout<<*i<<" ";
    cout<<endl;
    int k;
    for(k=0;k<num.size();k++)
        for(int j=0;j<num.size()-k-1;j++)
            if(num[j]>num[j+1])
            {
                temp=num[j];
                num[j]=num[j+1];
                num[j+1]=temp;
            }
}
```

```
    }  
    cout<<"after sort.."<<endl;  
    for(i=num.begin();i!=num.end();++i)  
    {  
        cout<<*i<<" ";  
        OutFile<<*i<<" ";  
    }  
    cout<<endl;  
    InFile.close();  
    OutFile.close();  
    return 0;  
}
```

做的不知道对不对，希望大家批评改正

2.5 威盛硬件架构设计部（Graphics/Video）笔试题

威盛硬件架构设计部（Graphics/Video）笔试题

有六道大题，回答要求是英文的

由于题目是英文的，并且有很多问题我不了解
所以可能有表述不正确的地方

一、五个小题

- 1、似乎是关于 3 维曲线拟和的问题及数据的过滤
- 2、关于 Win API 中的 OpenGL 函数
- 3、说出固定小数表示和浮点小数表示的优缺点
- 4、说出显卡可以优化哪些 MPEG 中的计算
- 5、说出 Bezier 和 B-Spline 曲线的区别

我只做了 5，其他的都不知道

二、

写个函数判断一个数是不是 2 的次方

这个题目还算简单，可能是我作的最好的一道了

三、

用 c++ 写一个函数求三个输入中最大的一个

要求用 template

sigh，关于 template 已经忘记了

四、

题目告诉你 IEEE 16 和 32 浮点数表示的规范

要求将 -0.25 分别用 IEEE 16 和 32 表示

并写一个 c++ 函数将输入的 IEEE 16 表示

转化为 IEEE 32 的表示

这道题应该也作的还可以

因为对 IEEE 的浮点数表示本来就知道一些

五、

用 c 写一个函数 $f(x) = x * 0.5$

要求只能用整数操作
并且似乎对函数的调用有特别的要求
也就是说函数的输入参数和输出的格式需特别注意
这道题目有明显的错误，所以没有作
监考的是 HR 部门的，问了也是白问，呵呵
六、两道证明题，选作一题
1、关于一个 2 维向量关于另一个向量作镜面反射的
这道题很简单的，相信大部分人都知道
只是题目的表述很奇怪
2、关于 3 维空间中一个平面的变换问题
题目的表述有明显的问题，所以也没有作
总的感觉是，似乎比较注重位运算
还有就是 c 和 c++ 的基本编程
以及关于图象处理的基本知识

2.6 威盛北京 logic 笔试

地址: <http://bbs.yingjiesheng.com/thread-976706-1-1.html>

以下都是我记得的看得懂的，感觉做得比较菜，要悲剧了，大家共勉

- 1.与门和非门搭 $Y=A+B$,要求产生进位;
- 2.带反馈的时序逻辑，填真值表并说明功能，输入由 00 跳至 11 会产生什么现象，怎么解决
- 3.setup time hold time 解释，给一些电路和信号，让照图说明时钟宽度，建立时间，保持时间，时钟裕度，skew time 的关系，本题英文且小题多分少，直接放弃
- 4.verilog 写八进制计数器并用门电路和触发器设计电路
- 5.FPGA 结构的知识，本人不会，略过
- 6.USB 数据传输知识，1.0，1.1，2.0 速率都是多少，又给了个数据传输图之类的东东让判断数据传输方向是主机传向 USB 还是 USB 传向主机，没学过，略过 本题英文
- 7.verilog 设计 32 位内存读写程序，有一定的约束条件 本题英文
- 8.忘记了，后面几道顺序可能颠倒了，但题没变的哦
祝大家好运

2.7 威盛电子笔试题之 JCSZ-01 软件开发工程师

有幸参加 2010 年的威盛的笔试，呵呵，百度了一下，暂没发现有人贴今年的软件题上去，根据记忆写下大概题意，但也 90% 是原文，附个人答案（正确与否，大家还得多斟酌，小弟功力有限啊！）

- 1、某程序运行时错误，提示 stack overflow，请问这是什么原因？
我的答案：运行时的堆栈空间用完了，溢出。
- 2、关乎数据库的(记得有 SQL 三个字母，我没学，跳过)。
- 3、请问下列代码的大概意图是什么？有什么问题？如果有问题，你怎样解决？

```
void test(){
int i;
int a[10];
for(i=1; i<=10; i++){
    a[i] = 0;
}
...
}
```

我的答案：代码大概意图对数组全体元素清零。编译时通过，运行时出问题，数组访问越界。解决很简单，只要把 for 语句改为:for(i=0; i<10; i++)

4、写出下面程序打印结果

```
void test(int a, int b){
int temp;
temp = a;
b = a;
a = temp ;
}
```

```
int main()
{
int a = 3, b = 5;
test(a, b);
printf("%d-%d", a, b);
return 0;
}
```

我的答案：3-5 //因为是传值调用

5、写程序结果

```
void test(char *p){
p+=3;
}
```

```
int main()
{
char *p = "hello";

printf("%s-",p);
test(p);
printf("%s",p);

return 0;
}
```

我的答案: hello-hello

解: 仍然是传值调用, 形参也是局部变量, 调用 test(p); 只是把 p(main 中的)的值赋给 test()的形参 p(运行时会分配存储空间), 使得两者均指向同一个地址,即指向字符串常量"hell"的首地址。(看透 C 语言教材, 或钻过《C 专家编程》, 都能答得出来。)

后面的题, 待续。。。

2.8 几道威盛电子的 FPGA 工程师试题

7、解释 setup 和 hold time violation,画图说明,并说明解决办法.

17、给出某个一般时序电路的图,有 Tsetup,Tdelay,Tck->q,还有 clock 的 delay,写出决定最大时钟的因素,同时给出表达式.

18、说说静态、动态时序模拟的优缺点.

19、一个四级的 Mux,其中第二级信号为关键信号 如何改善 timing

22、卡诺图写出逻辑表达式.

23、化简 $F(A,B,C,D) = m(1,3,4,5,10,11,12,13,14,15)$ 的和

28、please draw the transistor level schematic of a cmos 2 input AND gate and explain which input has faster response for output rising edge.(less delay time).

30、画出 CMOS 的图,画出 tow-to-one mux gate.

45、用逻辑们画出 D 触发器

46、画出 DFF 的结构图,用 verilog 实现之.

68、一个状态机的题目用 verilog 实现

73、画出可以检测 10010 串的状态图,并 verilog 实现之.

80、Please draw schematic of a common SRAM cell with 6 transistors,point out which nodes can store data and which node is word line control? (威盛笔试 circuit design)

2.9 威盛 Logic Design 笔试试题

1. 15 个名词解释。我不是全部都认识, 解释的有 12 个左右, 记不全了, 貌似有: BigEndian, ROM, DMA, bps/Bps/MIPS。。。。。

2. 使用 CMOS 设计一个或门

3. 使用最少的二选一数据选择器设计一个二输入异或门, 两输入端为 A 和 B, 输出端为 Y

4. 使用 Verilog 语言设计如下的序列输出器, 依次输出: 0000-0001-0011-0101-0011-1001-0000。

5. 读一段三位循环加法器的程序, 指出下列程序的综合结果:

```
module XXX(CLK,RST_)
always @ (posedge CLK or negedge RST_)
begin
    if(~RST_)
        D<=000;
    else
```



```
D<=D+1;
```

```
end
```

6. 很长的一个总线仲裁器的设计，时序图就几乎占了一个 A4 纸，没有设计过，放弃；

7. 图画不出来，只好用语言描述下。有一个 Buffer，宽度为 8bit，深度为 N，输入逻辑工作于 320M，数据宽度为 32bit；输出逻辑工作于 40M，数据宽度为 8bit。

(1): 如果要求接收端接收数据不能中断，N 至少为多少？

(2): 说明输入端 PUSH 和输出端 POP 的条件。

(3) (4) (5) 都忘记了。。。。

8. 给了一个 D 触发器的 Setup Time, Hold Time 和 CK To Q Time 。

(1) 以 D 触发器为例，解释上述三个 Time 的含义；

(2) 若在设计的哪三个阶段出现了上述 Time 的 Violation, 怎么解决（因为不会，所以没理解哪三个阶段）

(3) 给了一个逻辑图，让计算其中一个可变延时的逻辑，延时可变的范围是多少。图有点复杂就不说了，只要复习过类似题目的很容易就能算出来。

2.10 威盛 JCJB07 软件工程师笔经

首先得表扬一下威盛的安排，很有秩序。先是有座位号的同学排队进教室，按座位号坐，然后是霸笔的同学排队进去，坐在没有来的同学的位置。

前面是 30 道选择题，C 语言基础。很多指针的问题。比如*(ptr+3)和 ptr+=3 之类的。strcpy 的返回值。free 和 delete, a--, --a, +-* / 优先级。还有道题问 Endianness 是什么。

大题

第一道问 TLB 是什么，多 CPU 时是否需要同步。

第二个是给了一个浮点数的表示形式，让你用这个格式表示出 0.25

第三个是给你一个 cpu 取值，译码，取数，去立即数，×，+ 等操作的时间，让你设计过程使 $X=A \times B+C \times 2$ 时间最短。

第四个是写出快速排序算法思想。

第五个是假设一个机器没有除法指令，编程实现除法。

2.11 威盛笔试经历

刚收到北京公司 Logic Design Engineer 和 System Validation Engineer 的笔试通知很是高兴，但后来前者被无条件取消，我很是不理解，对威盛产生了质疑??? 很是抱怨! 因为我准备的是前者后者根本没有在意，直到考试还处于不爽中。啰嗦了这么多下面是我还能记起的部分试题：(全是英文题，作答中、英文皆可)

1、64 位 CPU 的 64 位是什么意思？

2、chipset 是什么？画出 PC 系统结构

3、给出了一幅图，让解释描述 DOS 下 CONFIG.EXE

4、X86 中 CUP 包括？

5、解释、尽量详细描述、区分：ROM, RAM, SRAM, DRAM, EEPROM?

- 6、X86 中 32 位 问 1M 的地址空间需要多少条地址线?
- 7、名词解释, 要求尽量说出所有的类型、规格、标准、传输速率等: USB, CODE, IEEE13..(忘了)
- 8、X86 (32 位) 问 RAM 的空间多大?
- 9、描述你所熟悉的 VIA 的一款产品
- 10、后面还有几部清楚了, 呵呵.....

下面我再说说威盛的 Logic Design Engineer 笔试题 (虽然让他们取消了, 我还是看了看) 我只记得一部分了:

Q1:

- 1、谈谈 CMOS 的功耗, 说说 CMOS 电路特点?
- 2、给了一个 CMOS 的电路图, 给出 IN 的波形图, 让根据电路图和输入波形画出 OUT?
- 3、以一个二输入的选择器实现一个或门 (不能用其他器件)

Q2:

1、STA 分析时序, Clock uncertainty 在模拟电路中的现象? (记得不清楚大概是这个意思) 还问了为什么用 Clock uncertainty?

2、

2-1、Setup time/hold time?

2-2、Setup time violation 和 hold time violation 怎么修复? (原问题很长, 大概意思就是如此)

2-3、ASIC 设计流程中什么时候修正 Setup time violation 和 Hold time violation?

Q3: 给了一个电路原理图让修改电路中的问题并修改? 计算工作频率? 修改电路完成更高的工作频率? 一共有三个问题

接下来就是选做题: (一共有八个要求从其中选三个) (问题很长题量不小)

我记得有一个是关于 FIFO (4 深度、八位宽): a、FIFO 的 port, 及所处的时钟域? b、描述 FIFO 空、满的产生机制? 区分同步异步 FIFO?

还有要求用 Verilog 实现一定功能或系统的, 还有如何配置 FPGA 的.....

2.12 VIA 数字 IC 笔试试题

1. 解释 setup 和 hold time violation, 画图说明, 并说明解决办法。
2. 说说静态、动态时序模拟的优缺点。
3. 用一种编程语言写 n! 的算法。
4. 画出 CMOS 的图, 画出 tow-to-one mux gate。
5. 说出你的最大弱点及改进方法。
6. 说出你的理想。说出你想达到的目标。

1. 一个四级的 Mux, 其中第二级信号为关键信号
如何改善 timing

2. 一个状态机的题目用 verilog 实现
不过这个状态机话的实在比较差很容易误解的
3. 卡诺图写出逻辑表达式...
4. 用逻辑们画出 D 触发器
5. 给出某个一般时序电路的图, 有 Tsetup, Tdelay, Tck->q, 还有 clock 的 delay, 写出决定最大时钟的因素同时给出表达式

6. c 语言实现统计某个 cell 在某.v 文件调用的次数(这个题目真 bt)
- 7 cache 的主要部分什么的
- 8 Asic 的 design flow...

1 问答题

- a.texture mapping 是什么? 为什么要用 filter
 - b.
 - c.用 float 和 int 表示一个数, 比如 2, 优点和缺点
 - d.在 MPEG 哪部分可以硬件加速
 - e.解释 cubic 和 B-spline 的差别, 写出各自函数
- 2.用最简单方法判断一个数是否是 2 的指数次幂
 - 3.S23E8 和 S10E5 两种浮点数表示方法分析, 表示 0.25
写一个类 S10E5, 实现=, 从 S23E8 转换
 - 4 用模版的方式实现三个量取最大值
 - 5 用整数的运算方式, 实现浮点数的除法
 - 6 两道图形证明题, 一道平面、一道立体。

有六道大题, 回答要求是英文的

由于题目是英文的, 并且有很多问题我不了解
所以可能有表述不正确的地方

一、五个小题

- 1、似乎是关于 3 维曲线拟和的问题及数据的过滤
- 2、关于 Win API 中的 OpenGL 函数
- 3、说出固定小数表示和浮点小数表示的优缺点
- 4、说出显卡可以优化哪些 MPEG 中的计算
- 5、说出 Bezier 和 B-Spline 曲线的区别

我只做了 5, 其他的都不知道

二、

写个函数判断一个数是不是 2 的次方
这个题目还算简单, 可能是我作的最好的一道了

三、

用 c++写一个函数求三个输入中最大的一个
要求用 template

sigh, 关于 template 已经忘记了

四、

题目告诉你 IEEE 16 和 32 浮点数表示的规范, 要求将-0.25 分别用 IEEE 16 和 32 表示
并写一个 c++函数将输入的 IEEE 16 表示, 转化为 IEEE 32 的表示

这道题应该也作的还可以。因为对 IEEE 的浮点数表示本来就知道一些

五、

用 c 写一个函数 $f(x) = x * 0.5$ ，要求只能用整数操作。并且似乎对函数的调用有特别的要求也就是说函数的输入参数和输出的格式需特别注意

这道题目有明显的错误，所以没有作。监考的是 HR 部门的，问了也是白问，呵呵

六、两道证明题，选作一题

1、关于一个 2 维向量关于另一个向量作镜面反射的

这道题很简单的，相信大部分人都知道。只是题目的表述很奇怪

2、关于 3 维空间中一个平面的变换问题

题目的表述有明显的问题，所以也没有作

总的感觉是，似乎比较注重位运算

还有就是 c 和 c++ 的基本编程

以及关于图象处理的基本知识

希望 liuqingwei 作的比我好

- 1.描述 ISI，说说一般消除 ISI 的方法
- 2.扩频通信的原理，画一个 rake 接收机的图
- 3.描述 LMS 算法，收敛的条件
- 4.锁相环原理，设计锁相环的关键点
- 5.数字信号提高采样率和降低采样率的方法
- 6.FIR 和 IIR 的特点，一般什么情况下用

1. describe x86 PC's architecture in a diagram
cpu, core chipset, Cache, DRAM, IO—subsystem, IO-Bus
2. SWI instruction is often called a "supervisor call", describe the actions in detail
 - a. Save the address of the instruction after the SWI in r14_svc.
 - b. Save the CPSR in SPSR_svc.
 - c. Enter supervisor mode and disable IRQs.
 - d. Set the PC to 08 and begin executing the instruction there.
- 3.a. What is PIO operation? advantage and disadvantage?
 - b. DMA operation? advantage and disadvantage?
 - c. Scatter/Gather DMA engine? how does it operate?
4. MP3 decoder related.(a flow chart of decoding is presented)
 - a. advantages of Huffman encoding?
 - b. why the aliasing reduction is necessary?

- c. analytical expression in mathematics of the IMDCT?
- 5. Assembly codes -> C language (about 15 lines).
- 6. Graduation thesis description.

第一题画出科斯塔斯环的结构，如何用 DSP 软件实现，还有一些问题，不大记得。
有一题写出扩频系统如何抑制宽带和窄带干扰
还一题扩频系统中接收端频偏较大，如何实现载波同步和码同步
有一个 Q 值转换的题
写出 DSP 和 GPP（通用处理器）的区别
最后一题是关于 AR 模型的算法，我没研究过，不会作。
verilog 有两题，我不会
VHDL 有一题，我以前会，ft，现在忘记了
问 processor 结构，让你组成一个 processor，例如 MU0
一个 38 译码器
设计一个 FIFO，给出 I/O 信号，大小是 4000Byte，数据 8bit，难点在 Read Enabel(Output)
问你在 logic design 领域遇到什么难题，如何解决？
问电子示波器的五个特性（feature），比如通常有两个输入，不超过 4 个输入
后面还有一些晶体管和 mos 的基本电路结构，有一些计算吧
模拟地没有仔细看，数字地大概写写。（题号不对）

- 1.一个 verilog 的描述，要求你使用管子实现，并计算时序
 - 2.写一个 memory 的仿真模型
 - 3.给一个类似 $y(n)=a*y(n-1)+b*x(n)$ 等等好多项的一个表达式，系统函数，画结构图
 - 4.一个卖报纸的 fsm,关键之关键你要知道 nickel 和 dime 杀意思，载了
 - 5.gray 码计数器地门实现
 - 6.画一个 ff
 - 7.给一个时序电路加约束，满足 setup,hold 等要求，注意是两个时钟
 - 8.接上面，结果后方真约束不满足，如何改？
 - 9.3-8 译码器地门实现
 - 10.一个计数器的 verilog 实现，有点小要求
 - 11.请写出你 logic design 中遇到的问题
 - 12.请写出 logic analyzer 的 5 个特点
 - 13.写好像是示波器的 5 个特征，那个单词不太认识
 - 14.一个 mos 电路的小信号模型
 - 15.计算一些 mos 电路的等效输出电阻，3 个
 - 16.设计一个 fifo
 - 17.写一下处理器的主要构成，及其作用
- 补充：Q 值转换是说有两个浮点数 $2.7xx,-15.xxx$
转换成定点数 16 位,第一个转成 $q=8$,第二个转成 $q=9$
q 代表定点数的小数位数
还有就是有一个定点数 $q=11$,另一个 $q=8$,问乘积的 q。
还给了一组关于 $x(n)$ 输入， $y(n)$ 输出的方程，
求系统传递函数,应该是 ARMA 过程吧，
然后问是 fir 还是 iir。

考的都与 CMOS 有关，不少就是数电开头关于 CMOS 的一些电路。

- 1.画一个 CMOS 的二输入与非门
- 2.画 CMOS 的反相器， V_o-V_i 图，指出其中 NMOS 和 PMOS 的工作区。
- 3.画.....没懂
- 4.画六个寄存器组成的 RAM，说明哪些是存数据（?），哪些是 time control line
- 5.描述阻抗的定义，比较在 CMOS 过程中，金属，xx，diffusion 的阻抗
凭印象，各位大牛补充

1.please give a block diagram of Costas PLL loop and give your ideas on how to implement it purely in DSP software ,assuming that PLL's input is digitized

IF signal,which factors determine PLL order? And describe PLL features with different loop orders

3.please explain how spread spectrum communication scheme can restrain narrow-band and wide -band interference respectively.

4.On account a large frequency offset between carrier and radio signal ,give your ideas on how to acquire timing and carrier synchronization in spread spectrum demodulation.

5.please write basic equations of adaptives LMS (least-mean-square)algorithme.and describe how to estimate the gradient vector.

8.An analog IF signal center 4.309Mhz,after a bandpass filter ,it is sample at 5.714Mhz then where can we find it in nomalized frequency band?(with formuls)

- 1。一个二路选择器，构成一个 4 路选择器，满足真值表要求
- 2。已知 A,B,C 三个信号的波形，构造一个逻辑结构，使得从 AB 可以得到 C，并且说明如何避免毛刺
- 3。一段英文对信号波形的描述，理解后画出波形，并采用 verilog 实现。
- 4。169.6875 转化成 2 进制和 16 进制
- 5。阐述中断的概念，有多少种中断，为什么要有中断，举例
- 6。这道比较搞，iq 题，5 名车手开 5 种颜色的车跑出了 5 个耗油量（miles per gallon），然后就说什么颜色的车比什么车手的耗油量多什么的，判断人，车，好油量的排序

2.13 威盛的 Software test Engineer 笔试题

1.What is OSI Model?Which layer is responsible for the information reliable delivery?

2.List the differences of TCP and UDP

3.Please list the differences between conventional C language and object-oriented language(OOL),sau C++?

4.Please list the three major features and meanings of C++

5.Please list the program areas of the run time environment and give a brief explanation of the function of each area

6.Write a piece of code(or macro)to convert the decimal number to hex format

7. In a real time operating based embedded system, 2 tasks will access the RS-232C port. Design a mutual exclusive mechanism for tasks sending command string to the device.

(Pseudo code is okay)

8. A multi-task application is running on top of a real-time operating system, how many possible states can a task have? Please draw a state transition diagram to explain. How the tasks communicate to each?

2.14 威盛 S3 软件工程师笔试

1. 看程序写运行结果

```
m=5;
```

```
If(m++>5) printf(“%d\n”, m);
```

```
Else printf(“%d\n”, --m);
```

2. 简述 AND, XOR, OR 的功能

3. calloc 和 malloc 的区别

4. 3x3 九点，四条连线

5. 1x1x1, 2x2x2, 3x3x3 的三个容器。每个容器只能灌一次，如何量出 13ml 的水。

有人这样回答：关于罐水 是否可解为：

因为是立方体所以其边长是可资利用的条件

把 8 的容器套进 27 的容器 1 的容器套进 8 的容器

然后知从 27 的容器罐水 罐到与 8 的容器平齐 这时 27 罐的水是 $3*3*2-$

$8=10$

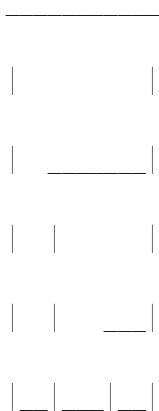
继续向 27 容器倒水 水溢入到 8 的容器 罐到与 8 中 1 的容器平齐 这时 8 容器中

的水是 $2*2*1-$

$1=3$

27 容器中的水加 8 容器中的水 $=10+3=13$

如图所示 从左侧罐水一次



6. 求 sizeof(p)

```
char *p="hello!"
```

```
char p[]="hello!"
```

```
void *p=malloc(100)
```

```
void Func(char p[100])
```

7. 一段很长的程序，要求写出程序的意图。基本上是把字节指针 pData 指向的一块内存数据复制到双字指针 pwordData 指向的内存区域。每次复制 4 字节，不足处补零。

8.

```
#define SQR(x) x*x
```

```
int a=10; int k=2; int m=1;
```

```
a/=SQR(k+m)/SQR(k+m);
```

```
a=?
```

9. 一段程序找效率不高的地方。也是复制内存区域。

10. 10 个房间里放着随机数量的金币。每个房间只能进入一次，并只能在一个房间中拿金币。一个人采取如下策略：前四个房间只看不拿。随后的房间只要看到比前四个房间都多的金币数，就拿。否则就拿最后一个房间的金币。

- a) 编程计算这种策略拿到最多金币的概率。
- b) 证明这是不是最优策略。

2.15 威盛 VIA 笔试试题

两个 positions, ASIC and VLSI:

VLSI:

1. 解释 setup 和 hold time violation, 画图说明, 并说明解决办法。
2. 说说静态、动态时序模拟的优缺点。
3. 用一种编程语言写 n! 的算法。
4. 画出 CMOS 的图, 画出 tow-to-one mux gate。
5. 说出你的最大弱点及改进方法。
6. 说出你的理想。说出你想达到的目标。 题目是英文出的, 要用英文回答。

ASIC:

1. 一个四级的 Mux, 其中第二级信号为关键信号 如何改善 timing
 2. 一个状态机的题目用 verilog 实现 不过这个状态机话的实在比较差很容易误解的
 3. 卡诺图写出逻辑表达式...
 4. 用逻辑们画出 D 触发器
 5. 给出某个一般时序电路的图, 有 Tsetup, Tdelay, Tck->q, 还有 clock 的 delay, 写出决定最大时钟的因素同时给出表达式
 6. c 语言实现统计某个 cell 在某.v 文件调用的次数(这个题目真 bt)
 - 7 cache 的主要部分什么的
 - 8 Asic 的 design flow....
- 补充: 用逻辑门画 D 触发器
考试时间一个半小时。

2.16 威盛笔试题

应试者 1:

既然考过了, 给后人做点贡献吧。

考题一共七套, 应聘不同的职位采用不同考题。其实这欧都不知道, 早上记起有威盛的笔试, 隐约记得好像是 9 点。到了一看, 发现不到 30 人, 当时心里还说, 怪不得选这么小的教室, 有道理, 呵呵! 后来才知道笔试时间是而且后面来了很多人, 四个人的桌子坐了 5, 6 个人还有很多兄弟站着答题, 即使这样, 还有很多人没地方, 结果没让他们考试。这也罢了, 考到一半居然有人进来轰人, 真是 faint。考场才知道, 于是随便选了一个 logic。一共十道题,

1. 写你最近遇到的一个问题及解决方法, 可以是工作上和生活上的任何事情英文作答。easy, 当作英文小短文写了。
2. 有点忘了, 好像是说除了 ICs 以外, 还有一些什么东西的主要作用 (忘了)
3. 设计一个全加器
4. 用 CMOS 技术画出用 verilog 表示的 $z=s?A:B$ 的结构图。
5. 也是跟 verilog 有关的, 好像是给出时序, 输入, 设计什么东西之类的, 也记不太清!
6. 给一个黑匣子, 有输入 X, 时序 CK, 输出 Y, 给定 settime Y 和 xxtime Z, 问 Y 或者 Z 或者 Y+Z 能否为

negative time,why?应该是这样的

7.给你一堆名词,举例他们的作用。有 PCI、ECC(?)、DDR、interrupt、pipeline

8.好像是设计一个自动售货机系统,卖 soda 水的,只能投进三种硬币,要正确的找回钱数 EDA 中国门户网站 [+/c c8Z I n"d

给出详细的设计步骤和方法,画出框图,什么输入输出什么的自己定 EDA 中国门户网站 v a w |h

9.10 被轰出了教室,没看

个人感觉:考试及其混乱,可以看书,也经常有人相互交流。这么多人居然着这么小一个教室,还考到一半被人轰了出来,真是让我对威盛的印象大打折扣。

应试者 2

1 一个四级的 Mux,其中第二级信号为关键信号如何改善 timing

2 一个状态机的题目用 verilog 实现不过这个状态机话的实在比较差很容易误解的

3 卡诺图写出逻辑表达式...

4 用逻辑们画出 D 触发器

5 给出某个一般时序电路的图,有 Tsetup,Tdelay,Tck->q,还有 clock 的 delay,写出决定最大时钟的因素同时给出表达式

6 c 语言实现统计某个 cell 在某.v 文件调用的次数(这个题目真 bt)

7 cache 的主要部分什么的

8 Asic 的 design flow....

应试者 3

EDA 中国门户网站-^9V m h Q X u4O

首先感到他们的 HR 部门比较差,也许根本没有 HR 部门,因为昨天开始发笔试名单,用 e-mail 发的,但很多同学没收到,但其实是有笔试资格的。他们发的是群体邮件,大概那些没收到的同学是因为邮箱服务器把他们的邮件给退了。听有人说他收到的邮件被邮箱当作垃圾邮件了。我投的其他公司都是单独发的 e-mail 确认的。今天我笔试的是第 6 组。题目如下:

1. 解释 setup 和 hold time violation, 画图说明, 并说明解决办法。

2. 说说静态、动态时序模拟的优缺点。

3. 用一种编程语言写 n! 的算法。

4. 画出 CMOS 的图, 画出 tow-to-one mux gate。

5. 说出你的最大弱点及改进方法。EDA 中国门户网站 } Y)y G\$O

6. 说出你的理想。说出你想达到的目标。题目是英文出的, 要用英文回答。

[就这些。大家投的组不一样, 题目也不一样。

应试者 4

1. 用二选一搭出一个 4 选一的电路, 问的没有这么直接, 给出了两个真值表, 让你用具有第一个真值表特性的模块来构造一个具有第二个真值表性质的电路

2. 给出一个方波信号 A, 一个在方波某个 posedge 后一点点后 assert 的信号让你保证信号 C(B&A)是 glitch free 的

3. 给出一个总线事务的控制信号关系.GRANT,STRAT,END.画出时序图.

V3g9R F HGuest 并写出 verilog code 控制 STRAT 信号 4.159.xxx 转换进制 Bin 和 Hex

5. 解释 Interrupt

6. 一道 GRE 逻辑题.5 辆 car 颜色不同,driver 不同,MilersperGollen 不同.

你判断 car 的 driver,颜色,mpg

应试者 5

考的都与 CMOS 有关，不少就是数电开头关于 CMOS 的一些电路。

- 1.画一个 CMOS 的二输入与非门 2.画 CMOS 的反相器，Vo-Vi 图，指出其中 NMOS 和 PMOS 的工作区。
 - 3.画.....没懂
 - 4.画六个寄存器组成的 RAM，说明哪些是存数据（?），哪些是 time control line
 - 5.描述阻抗的定义，比较在 CMOS 过程中，金属，xx，diffusion 的阻抗
- 凭印象，各位大牛补充

应试者 6

今年威盛笔试题目也许不是很难，但是最后我竟没做完（logic 部分），感觉题目考察问题很全面，考察的是基础和经验。没有经验和基础，想答好这套题不容易，也让我懂得，想进名企不是那么容易的！我把我能记起来的题目跟大家分享，不全面的希望补充：

1. 仲裁器的两种模式算法。设计一个有三个设备的仲裁机制，画图说明，可以用自然语言（有点基础，根据经验能写就多写 呵呵）

2. 序列检测。输出脉冲。（这个题目是最简单的，被我考虑复杂了，竟用了 35 分钟，555 题目没看仔细啊！而且卷面勾勾改改，郁闷中）

3.可控制信号检测机制，一个组合逻辑，就是与非门、或非门的一个组合逻辑。根据图示，写出一组输入信号，和预期输出信号。（这个题目比较简单。）

4. 两头分别是一个触发器，中间是个组合逻辑，根据延迟，确定系统最大频率。并考虑当延迟分别是 mindelay 和 maxdelay 时我们要考虑的关键时序问题。（前者我考虑的是建立时间和保持时间是否满足时序要求，后者我考虑组合逻辑延时问题，并说明可以用流水线解决。不一定对或者全面，大家讨论）。

6.有关 fifo 的问题。给出波形，考查 fifo 的概念。以及 fifo 数据宽度分别为 64bits 和 128bits 时的层数。（此题如果设计过 fifo 估计就比较简单了，我凭感觉做的答案，就不写了，免得大家见笑啊 呵呵。做完以上的题目时，我就剩下十分钟了，第七题和第十题都是英文的，估计我看懂也要用

5 分钟，索性不做了，呵呵！哪位大侠做了，就想想，发个帖子。回忆这次笔试经历，我分配时间缺乏经验，时间弄得很紧张。准备也不够充分，看到以往的笔试题，感觉比较简单，等我亲自上考场。才发现不是那么回事。进入威盛，对于我来说也许成为泡影，但我相信自己仍然有机会!!!

我们那个教室安排了 144 个人笔试，结果只去了 60 人左右。不知道什么原因。

应试者 7

共五道题,大致如下:

- 1.图示从 RTL synthesis 到 tape out 之间的设计 flow,并列出其中各步使用的 tool.
- 2.用 perl 或 TCL/Tk 实现一段字符串识别和比较的程序.(唉,都不懂)
- 3.画出一种 CMOS 的 D 锁存器的电路图和版图.
- 4.解释 setup time 和 hold time 的定义和在时钟信号延迟时的变化.
- 5.解释 latch-up 现象和 Antenna effect 和其预防措施.

这次的题目除了第二道题比较 bt 外,其他都还好.

2.17 威盛的 Software tools Engineer 笔试题

Software programming test on C++:

- 1.How good do you see yours programming skills?Please circle your answers

C: Fair/Good/Excellent

C++: Fair/Good/Excellent

2. Please estimate your programming experience:

How many lines of code are your biggest C Program ever written excluding the standard linked library?

How many lines of code are your biggest C++ program ever written excluding the standard linked library?

3. Please explain the following terms

Data Encapsulation

Inheritance

Polymorphism

4. What is a virtual base class? How do you declare such a class? How would you use it in a design?

5. What is a template or container class? How do you declare such a class?

6. Which are the access control levels for C++ language?

7. What is RTTI? How do you achieve RTTI in your design?

8. What are the major differences between static and non-static member functions?

9. How do you call a regular member function from a static member function?

Please use pseudo-code to provide your answer

10. How do you declare/define a type of pointer to a class member function?

Please use pseudo-code to provide your answer

11. Please explain the following types:

Here is a short list of combinations and their meanings:

1. Reference-Can change the referenced object

2. Const-Reference

3. Const-Pointer-

4. Pointer-Const-

5. Const-Pointer-Const-

Cfoo Instance

```
Cfoo &ReferenceToInstance=Instance; //1
```

```
const Cfoo &ConstReferenceToInstance=Instance; //2
```

```
const Cfoo *pConstPointer=&Instance; //3
```

```
Cfoo *const pPointerConst=&Instance; //4
```

```
const Cfoo *const pPointerConst=&Instance; //5
```

12. What are top-down and bottom-up approach? How do you usually use them?

13. Please use pseudo-code to design a set of stack operations with template

14. Please use pseudo-code to design a set of double linked list operations with template

Optional Questions for extra credits)

15. Please write a unix makefile for Question 13

16. Please explain these common sections: text, data, bss

2.18 via 笔试题 (software engineer)

有些细节记不清了。

1、array 和 linked list 的区别。

2、unsigned short a=65535;

```
unsigned short b=10;
unsigned short c=a+b;
问 c 是多少?
```

3、pop ebx

```
sub ebx, offset delta,
问 ebx 的含义。这个实在记不清了。
```

4、unsigned int 型一个数组，按照比特位中“1”的个数对数组元素进行从小到大排序，如果含有“1”的个数相同，按从小到大排序，unsigned int 32 位。

函数原型： int sort(unsigned int *a, int len);

5、排列组合 $C(n,k)=n!/(n-k)!k!$ ，要求用（1）递归实现；（2）迭代实现；（3）用 $C(n,k)=C(n-1,k)+C(n-1,k-1)$ 实现，可以用递归。

函数原型： int combination(int k, int n);

6、为了节省存储，采用位域操作：

```
struct a{unsigned int a;
        unsigned int b;
        unsigned int c:21;
        unsigned int d:6;
        unsigned int e:3;
        unsigned int f:2;};
```

但位域存在可移植性问题，考虑编译器的可移植性和不同的系统架构（大体意思），重新定义：

```
struct a{unsigned int a;
        unsigned int b;
        unsigned int physicallocation;}psc,*psc;
```

其中 c、d、e、f 存储在 physicallocation 里，根据第一个位域的定义写出对 physicallocation 中 d 的读、写、删除操作，性

能越快越好（这个的意思估计要用宏或者 inline 函数）。

7、一道 PCI 总线中断的题，光题目就占了快 2 页，问题一些寄存器，中断号的题目。没做过 PCI 的项目，而且时间也不够了。

2.19 威盛 system hardware design 笔试题

刚笔完，趁着还能记得题，发一下，顺序可能不对，共 14 道题，记得多少写多少了，其余大家补充

- 1.用运放实现加法器，减法器，微分器，积分器
- 2用逻辑门和 CMOS 电路分别实现 $AB+CD$
- 3 说下可编程逻辑器有那些，用 VHDL 或 verilog 实现 8bit D 触发器
- 4 晶振的主要参数，并说出作用
- 5 解释下面几个名词，并说出测量方法
SNR SNDR
- 其他几个不记得了
- 6 FPGA 和 ASIC 的区别
- 7 列举几种视频接口
- 8 stuck-at-0 和 stuck-at-1 测试点

12 南桥芯片和北桥芯片的作用

13 英文翻译 英译中，关于消费类电子市场的

14 说说对 IT 行业的认识和自己的职业规划。

你用过的 PCB 布线工具都有哪些，PCB 中数字地和模拟地的注意事项，减少或者避免噪声的措施只记得这 10 个了，顺序可能不对，其他请达人补充

2.20 威盛软件部门笔试题目

1.说明下面程序的作用。

```
func(char*a,char*b)
{
    while(*a++=*b++);
    return;
}
2.#include <stdio.h>
#define ADD(p) {p++*p}++;}
Add(int *p) {p++*p}++;}
int a[]={0,1,2};
int main()
{
int *p=a;
ADD(p)
ADD(p)
printf("%d,%d,%d\n",a[0],a[1],a[2]);
p=a;
Add(p);
Add(p);
printf("%d,%d,%d\n",a[0],a[1],a[2]);
}
```

输出多少？

3.说明下面的的表达有没有不同，如果不同，请说明不同在哪里。

```
char* s1="hello";
```

```
char s2[]="world";
```

4.简述 auto,static,register,extern 四种存储类型的区别

```
5.int count=0;
```

```
int x=2007
```

```
int main()
```

```
{
```

```
while(x)
```

```
{
```

```
count++;
```

```
x=x&x-1);
```

```
}  
return count;  
}
```

问输出返回的 count 值。

6.编程给一个程序，输入 N，(1<=N<=20)给 N*N 的矩阵进行 Zigzag 赋值，

即：N=0 时，a[0]=0;

N=4 时，a[4][4]=0 1 5 6
2 4 7 12
3 8 11 13
9 10 14 15

7.8 个台阶，上台阶的人一次最多上 3 个台阶，问上这个 8 个台阶有多少种方法？

8.编写程序，产生一个 8*8 的数组，随即初始化该数组，然后编程查找该数组中值为 1 的元素，讲该元素的所在的行列都赋为 1.

9.a[2][2]={(0,1),(2,3)};

```
char *b=a[0];  
char *b1=a[1];  
char **c=b;  
char **c1=b1;  
printf("%c",b[0]);  
printf("%c",b1[0]);  
printf("%c",c[0]);  
printf("%c",c[1]);  
printf("%c",c1[0]);  
printf("%c",c1[1]);
```

10. 下面定义了一个线段的结构体，

```
struct line  
{  
    int startx;  
    int starty;  
    int endx;  
    int endy;  
};  
line line2[32];
```

编程求出每条线段和多少条其他线段相交。

第三章 威盛电子面试资料

3.1 威盛电子面试经验

本文原发于应届生 BBS，发布时间：2018 年 7 月 13 日

地址: <http://bbs.yingjiesheng.com/thread-2156678-1-1.html>

软件测试工程师的面试经验

应届毕业生面试经验-测试工程师。

面试地点: 威盛电子(中国)有限公司-上海

面试官挺友善的, 由于他不是搞技术的, 感觉面试起来还好, 都是基本的测试工作流程。然后现场出了几个小程序让你写出打印结果。总之还 ok 吧。

【转】

3.2 威盛电子(中国)有限公司面试过程

本文原发于应届生 BBS, 发布时间: 2018 年 7 月 13 日

地址: <http://bbs.yingjiesheng.com/thread-2156677-1-1.html>

资深 Android 工程师

比较基础 但是面很宽 面试就能学到东西

面试地点: 威盛电子(中国)有限公司-上海

在张江 接到电话 一问在张江 就去面试了 问题包括 android java 设计模式 数据库 数据结构 c android 进程间通信 handler http 协议 面向对象编程思想

面试官的问题:

handler 消息机制

答不出来 面试官给引导答出来的

【转】

3.3 威盛电子(中国)有限公司轻松的面筋

本文原发于应届生 BBS, 发布时间: 2018 年 7 月 13 日

地址: <http://bbs.yingjiesheng.com/thread-2156676-1-1.html>

驱动开发

注重基础, 沟通顺畅, 氛围轻松的面试。

面试地点: 威盛电子(中国)有限公司-上海

面试在软件园金科路威盛中国芯科技园进行的, 整个面试过程轻松顺畅, 因为职位和之前做的东西比较 match,

所以谈的都比较顺利，威盛的面试官很 nice，从技术面试来看感觉威盛这些年在技术上还是有很深的积累的，我应聘的是图形驱动工程师；

面试官主要考察了 OpenGL Pipeline 的知识，以及图形学方面的一些理论，GPU 架构等等一下知识。整个过程面试官都很耐心，沟通顺畅。很好的一次面试经历。

【转】

3.4 威盛电子上海公司面经

本文原发于应届生 BBS，发布时间：2018 年 7 月 13 日

地址：<http://bbs.yingjiesheng.com/thread-2156675-1-1.html>

产品运营专员

编辑为主的产品运营，对文学修养很看重。

面试地点：威盛电子上海公司-上海

编辑、运营，有时候界限还是很模糊，尤其是这样的一家硬件为主业务的公司。新成立的 APP 部门是其中一个组，leader 直接面试，对过往经历的一贯提问，最重要的是考量你对文字的敏感度。

【转】

3.5 技术类实习生面试经验

本文原发于应届生 BBS，发布时间：2018 年 7 月 13 日

地址：<http://bbs.yingjiesheng.com/thread-2156674-1-1.html>

技术类实习生的面试经验

只要有水平，还是挺简单的。

面试地点：威盛电子上海公司-上海

面试挺简单的，主要就是部门负责人进行面试。问一些专业问题，只要你准备充分，一点问题都没有，公司环境还是挺好的，面试过程不会太紧张，主要就是一对一进行面试。

【转】

3.6 实习面试（系统工程师）

本文原发于应届生 BBS，发布时间：2016 年 7 月 14 日

地址：<http://bbs.yingjiesheng.com/thread-2047821-1-1.html>

这是七月份收到的第一个实习面试通知，去的时候没找好方向，走反方向了，后来赶过去的时候已经是满头大汗的了，也迟到了几分钟（上午十点半开始），开始面试我的是一个很友善的 GG，主要和我聊了下专业职位方面的知识，聊天性质的，后面又来了一个很年轻的面试官，估计没毕业多久的，这次问的问题就比较深一点了，对着我的简历是一阵狂轰滥炸了，有些问题也没有回答上来，居然还问了我在实验室使用示波器的牌子.....（忘记了）最后差不多的时候，他什么话也没说，让我回去了。

面试官提的问题：

示波器的主要参数有哪些？芯片的引脚性能有哪些？？

【转】

3.7 面试职位：嵌入式 wince

本文原发于应届生 BBS，发布时间：2016 年 7 月 14 日

地址：<http://bbs.yingjiesheng.com/thread-2047823-1-1.html>

本来通知我是当天晚上 7:30 面试，上午在教研室逛 bbs，看招聘信息，突然接到一个电话，是上海威盛，让我 11:30 去南洋大酒店面试，一看表，已经 10:30 了，赶紧拿起包和昨天写好的英文自我介绍和几个经典问题的回答跑到东花园，快速的读了 3 遍，然后直奔南洋大酒店，一进去看到了上海威盛的面试地点在二楼 206 会议室，于是上电梯，从电梯出来左拐然后右拐左手第三个房间就是 206 会议室，敲门进去之后发现已经有 5,6 个人在那儿等了，签了一下到之后坐下开始等待，随便和旁边的几位聊了聊，有做软件的，硬件的，还有一位和我一样，报的是嵌入式。

最后大约在 11:50 的时候轮到了我，面试官也下来到二楼，我跟着他一起到 8 楼，坐电梯的时候套了下近乎，呵呵，进入房间坐下后，面试官拿着我的简历和笔试答题卷在翻，瞥了一眼，看到了我的分数，41，汗。

于是主动找话题，说自己笔试不是太好，自己投的是嵌入式 wince 的职位，但我没有 wince 这方面的经验，但是自己写过一个基于 DSP 的 RTOS，面试官表示很感兴趣，让我谈谈这个 RTOS，这当然很熟悉了，我于是 blabla 讲了一通，接着聊了聊我做的项目，我就开始再 blabla 一通，看起来他还比较满意，最后面试官说他们招 wince 并不要求一定要有 wince 的经验，更看重的是对应聘者个方面的能力，比如学习能力，接受能力等等，我赶紧说这样最好了，我刚才还比较担心自己没有 wince 的经验。

然后又聊了聊英文读写情况，我说没问题，平时读的文档都是英文的。最后，他给了我一个总结，告诉我笔试成绩还算可以，大家都不是太高(不敢相信，窃喜)还说我给他的印象非常不错，接下去还有 2 轮面试，让我好好表现，希望我能成功。当时感动死了，这是我遇到的一个最 nice 的面试官。于是我到房间外面等，这时候刚好碰到一个比我先面试的同学从另一个房间走出来，随便和他聊了聊面试的情况，

然后我被带到旁边的房间开始第二轮面试，坐下之后面试官在看我的简历，我还是采取了主动出击的方法，先寒暄了一番，然后他开始问我简历上的事，我写着熟悉 protel，他问我是否熟悉 Verilog，这个东西我只是听过，并没有用过，于是我说没用过，但是做电路板一般都用 protel，他说没有经过比较，你怎么知道 protel 比 Verilog 好呢，我停顿了一下，感觉这个问题好奇怪，protel 是画板子的，我记得没错的话 Verilog 是做 ic 设计的，于是跟他解释了一下，他说他也不知道，他同事有用 Verilog，所以问问。

然后又重复了第一轮面试的东西，我解释了一下我所写的 RTOS，可能他也不懂，没有提什么问题。拿出一段英文让我翻译，很简单，2 句话，轻松搞定，最后让我坐在一旁等，他开始写对我的评价，最后他带我去见他的老

板，进去后发现是一个中年男子，头发有点少，可能工作比较辛苦吧，坐下后我还是主动寒暄了一番，然后再次解释了一下自己没有 wince 的经验，但是自己写过一个 RTOS，他没什么表情，只是在看我的简历，看完后问我是否愿意去做多媒体，这样机会更大一些，因为公司刚开始搞 wince，在西安可能只招一个人，还有可能一个人都不招，我赶紧解释自己选择了 2 个职位，一个是 wince，另外一个就是多媒体，并且表示很愿意去做多媒体。

他随便问了一下项目的事，然后让我把需求分析，程序结构，程序文档做一个介绍，快速判断了一下，我能讲得可能就是程序结构了，需求分析根本没做过，程序文档也做的很少。于是 blabal 解释了一番，说学校不像公司，不是那么正规，然后开始讲项目的程序结构，这个当然很熟悉了，blabal 一通，最后解释程序文档也作的不多，不过曾经写过一个通信协议的文档，他说他也了解学校里面面对文档不是很重视，但公司对这个很重视。最后问了下什么时候能够毕业，告知我明天中午会给通知，然后就结束了。

面试官提的问题：

面试官让我谈谈这个 RTOS，接着聊了聊我做的项目，然后又聊了聊英文读写情况？

3.8 SSD 系统工程师面试

本文原发于应届生 BBS，发布时间：2015 年 7 月 10 日

地址：<http://bbs.yingjiesheng.com/thread-1972894-1-1.html>

共三面，两个技术面，一个 hr 面，一面主要问了些项目情况，对项目的技术细节没有问太多，自己说了下对 nandflash 的理解。二面为主管面，聊天形式，比较轻松，主管面过了直接 hr 面，薪资固定，没得谈。问了个人情况，例如户口啊，女朋友啊什么的。

【转】

3.9 ASIC Design Engineer 岗面试

本文原发于应届生 BBS，发布时间：2015 年 7 月 10 日

地址：<http://bbs.yingjiesheng.com/thread-1972893-1-1.html>

上午进行了第一轮面试，主要问一些电源模块、高速电路设计、PCB 布线规则、以及 FPGA 仿真等方面的技术，感觉虽然回答得一般般，但是还是推荐我参加下午的技术二面（目前为止感觉这家单位为技术岗的面试最专业的了）。下午应该是技术主管，问题与上午的基本类似。主管人很 nice，但是问题很苛刻，刨根问底，对于我这样平时被迫赶项目，没时间追求技术细节的人而言是个不小的挑战，但总体感觉还可以，然后就回去等 HR 面了，一天、两天、一周.....现在感觉不爱了。

【转】

3.10 电子工程师面试

本文原发于应届生 BBS，发布时间：2015 年 7 月 10 日

地址：<http://bbs.yingjiesheng.com/thread-1972892-1-1.html>

在一楼登记信息。前台负责接待，等待叫人。进入一楼会议室一对一提问。会针对简历提问，说清楚自己的经历；感觉很尊重人，没有专业歧视。看到我的简历很乐于推荐到其他更合适的部门。

【转】

3.11 销售代表面试

本文原发于应届生 BBS，发布时间：2015 年 7 月 10 日

地址：<http://bbs.yingjiesheng.com/thread-1972890-1-1.html>

1。笔试，这玩意不是科班出身的还真不好答！有商务谈判相关的知识

2.面试，一对一，面试官没正眼看过我几眼，我当时那个气啊，泥马我长得那么对不起观众么？面试的问题都很常规，没刁难人。就是那个眼神啊。。

3，复试，直接没戏，拖了两个星期，我打电话问她说复试官出差了，后来就没有后来了。

【转】

3.12 软件测试工程师面试

本文原发于应届生 BBS，发布时间：2015 年 7 月 10 日

地址：<http://bbs.yingjiesheng.com/thread-1972888-1-1.html>

先在前台领一份笔试试卷，2 小时答题时间，包括软件测试的基础知识，英文翻译。然后 hR 过来看你的答题情况，并聊聊之前工作经历，HR 通过后测试主管过来面试，问一下测试工作流程及自动化情况。通过后二级主管过来面试。整体过程都比较愉快。

【转】

3.13 硬件系统工程师面试

本文原发于应届生 BBS，发布时间：2015 年 7 月 10 日

地址：<http://bbs.yingjiesheng.com/thread-1972887-1-1.html>

校园招聘面试统一在二楼一个会议室进行，我这个职位是两名面试官分别交叉面试。主要就是问了下简历上的项目经验相关的问题，有时会关注一些板级的细节和原理。我就正常回答，中间会突然拿出原理图让你分析，还做了c语言的题。

【转】

3.14 威盛电子的面试经过

本文原发于应届生 BBS，发布时间：2015 年 7 月 10 日

地址：<http://bbs.yingjiesheng.com/thread-1972886-1-1.html>

【转】没错，就是 VIA!我也没有想到可以有机会到这种知名大公司去面试。这次面试经历说来惨痛，也是我面试经历当中最懊悔的一次。

那天，我照常在 51job 上面瞎逛，忽然看到一个有趣的职位：Software Quality Assurance Engineers-Game Tester，再一看公司名字，居然是大名鼎鼎的威盛电子!打游戏也可以作为工作?我顿时有了兴趣，点进去看看再说。

我靠，假洋鬼子，居然都是英文!虽然我的英文水平自从大一过了四级以后就逐年退化，但是借助着金山词霸的帮助总算是把要求都给看懂了，其实要求很简单：热爱游戏，擅长游戏，还有英语要好。前 2 项我是很有自信啦，至于最后一项嘛，应该也还可以混混。要知道招聘写的要求和我们投的简历都是一样的，有水分的嘛。哪个招聘单位不把要求写得高一点，最好招进来的人什么都会，什么都强;又有哪个应聘者会在简历上把自己写得一无是处，还不都是“了解”的说成“擅长”，“用过”的说成“精通”。于是抱着反正网上投简历不要钱，不投白不投的想法，投了一份，反正当时也没想到会接到面试通知。

过了 2 天，忽然手机响了，一看是个不认识的号码，还以为有人打错了呢。(我们自己公司门下 30 多家门店的电话我都背得出来，被打得实在太多了.....)接起来一听，是一个 mm 很温柔的声音：“喂，你好!请问是xxx吗?”我当时第一反应是，上次那家公司打电话来叫我去复试了。没想到她接下去说：“我这里是威盛电子中国有限公司，我们接到你的应聘简历，现在通知你 3 月 15 日(这个日子我记得很清楚，消费者权益日-_-!)下午 1 点来参加笔试。.....”挂掉电话，我自己都不敢相信这会是真的，VIA 居然会叫我去面试?!

既然要去笔试当然不能打无准备之仗，我开始在网上到处搜集有关游戏的相关知识，天晓得到时候会考点什么。我还特地去买了份好久没买过的电脑商情报游戏版，了解下有什么最新的游戏动态。其实我平时虽说爱打游戏，但打的游戏不是很多，主要就是暴雪三大经典游戏(StarCraft, Diablo II, WarCraft III)。其它的游戏一般都是玩过就算，不会深入去研究。接下去正好是个双休日，我就在家里恶补游戏知识。(汗!要是当年读书时候有这么用功就好了.....)

终于到了上考场的日子，那天我很早就来到了科技京城。这里地处黄浦区最繁华的地带，周围非常热闹。虽说这一带的地价高得吓死人，但科技京城这幢建筑造得还是很有气派，分为东西对称的两部分，地方真是好大，以至于.....我找了半天没有找到那个 mm 说的“G 区”，问了大楼的工作人员居然说从来没有听说过有“G 区”的，而且楼下大厅的公司名单上也没有什么“威盛电子”!不会被耍了吧?想想应该不会有人这么无聊。还好那个电话我还留着，打过去问了才知道，原来 G 区是从东楼和西楼中间的电子市场进去的一块地方，而且威盛电子在大陆用的是另外一个名字，叫“旭上电子”。怪不得我兜了半天都找不到，原来既不是东楼也不是西楼，还不是威盛电子.....

进去见了前台 mm，她打电话叫来了人事 mm。唉!为什么台资企业里的 mm 也都这么 pp 啊，就我们那儿，都是些快要退休的欧巴桑。好了，不 YY 了，还是言归正传，人事 mm 把我带到会议室里，给了我一份信息表和一份考卷，然后就出去了。我先把信息表填好了，然后才看卷子。“我靠，真是假洋鬼子!”我不禁又在心里骂了一句，居然整张卷子没有几个中文字!没办法，只好凭着我仅存的一点英文基础，硬着头皮做了，当然，是 in Chinese，早知道没人监考我应该带个文曲星来的。

开始是一些简答题，考考你对游戏和显卡的基本常识，比如说“rpg”、“fps”是什么意思，显卡有哪些插槽及显存有那些类型什么的，这些其实只要看懂题意就基本没什么问题的。然后是填表题，要写出几款游戏的英文名称，

出品公司，以及调用的是什么 DirectX 版本。还好我预先做过功课，而且考的几个游戏实在太有名了：暗黑破坏神、魔兽争霸、反恐精英、雷神之锤、毁灭战士，不过有几个 DirectX 的版本我就有点吃不大准了，只有瞎猜了。接下去是一些问答题，主要是关于硬件及网络的，这个也难不倒我。(居然还考到了 Linux 平台下通过什么途径访问 Windows 平台下的共享资源)最后是道论述题，要求列举出最喜欢的几款游戏并加以简单描述，我当然是写了最喜欢的暴雪三大经典游戏。做完交卷，前台 mm 让我先回去等通知。走出来感觉这张卷子做得还不错，基本都答出来了，应该有面试的机会。

果然，过了两天就又听到了那个 mm 温柔的声音，让我第二天上午去面试。那天我很兴奋，起了个大早，9 点钟不到就到了那里，大概比约定的时间提早了一个钟头。(后来看了很多关于面试技巧的文章才知道迟到固然不好，但是提前太多会显得没有时间观念，提前 10 分钟左右到是最佳时间，所以我后面面试都尽量算准时间，就算早到了也等到差不多时间再进去)

不过他们还是提前接待了我，把我安排在一个小会议室里等了一会儿，一个和我年纪差不多的 gg 进来给我面试了。

他先是问了一些我的基本情况，然后问了我一个很奇怪的问题：“看你的简历，你是上海理工毕业的，你觉得上海理工怎么样？”我愣了一下，不知道他问这个问题是什么意思，我对自己的母校当然是很有感情的，于是我说：“很不错啊，我们那儿是典型的西方教会式建筑风格，校园环境很好，绿化也搞得不错。”

他听到后看上去很高兴，说：“我也是上海理工毕业的，比你早一届。”

“原来是师兄啊，呵呵。”我和他套近乎。

于是接下去的面试就异常的轻松，两个人聊了很多。他给我介绍了一下公司的大致情况，然后说今天要有连续 3 个人给我面试，前面 2 个都是我应聘的这个游戏测试部的员工，最后一个是部门老大，能不能成功关键就看最后老大那儿能不能过关了。

他出去以后又来了一个差不多年纪的 gg，照例也是先问问我的基本情况，又问了些乱七八糟的问题，不过并没有怎么为难我，大概是前面的“师兄”给他打过招呼了吧。看得出两个人对我的印象都还不错，我原本紧绷的心也终于慢慢放松下来。接下去，终极 boss 终于登场了.....

真没想到部门老大居然是个 mm，只见她面无表情地走进来在我面前坐下，然后一言不发瞄了几眼我的信息表和上次做的考卷，忽然问我：“这份考卷你为什么不用英语作答？”我一下子闷住了，只好说：“当时给我卷子的时候没有要求.....”(其实心里想能看懂题目就很不方便了，再用英语作答不是要我的命嘛)

然后老大例行公事，开始问我问题。真搞不懂为什么同样的一些问题要三个人来问三遍，我连续作战到现在已经有点累了，加上现在对面坐着的面试官一直板着面孔，我心里非常紧张，生怕不小心说错话。一开始她就问了我点常规问题，然后说到专业问题，她居然问我：“你数据结构学过吧，请解释一下快速排序算法。”我晕！数据结构是大二上半学期学的东西了，早就忘记得一干二净了，我又不是做 coding 的，怎么可能还记得这种东西啊。(后来我去问了几个做 coding 的同学，他们也都说要翻翻书才知道)我支支吾吾了半天，只好说自己记不清楚了，心里想这个和游戏测试有什么关系？

然后她又让我从上次笔试时候写的最喜欢的几款游戏里挑一个出来，用英语描述一下。这下子可是打到我的软档上来了，我真是一点准备都没有，只好硬着头皮用自己都不堪忍受的“Chinese English”结结巴巴地描述了魔兽争霸。说到后面实在想不出还有什么好说的了，只好勉强地说了句“That's all.”结束了。

看得出来她对我的表现不太满意，但还是一点表情都没有，让人不知道她在想什么。从头到底她都冷冰冰的，最后总算看到她礼貌性地微微一笑，说了句：“谢谢你来参加我们的面试。”就结束了。我心里知道这次面试是凶多吉少，不禁懊悔为什么大学里自己没有好好学习英语。

虽然后来我还是抱着一线希望等待奇迹出现，但是等了很久，都没有再听到那个 mm 温柔的声音.....

Game over!

3.15 威盛 ASIC 职位北京 10 月 26 号一面

地址: <http://bbs.yingjiesheng.com/forum.php?mod=viewthread&tid=1580317>

本来笔试做的不怎么理想,没想到也收到威盛的面试通知,喜出望外。26号面试,25号下午17点左右才通知,威盛笔试时候也是提前一天通知。

我是最后一个面试的,原因是没接到威盛的通知电话,三点半面试。来的威盛大厦里,HR给了个牌子,带着上了二楼等候叫到名字。在休息区和大家聊天,了解到每隔10分钟一个面试者,面试在一个大厅,里面大概8张桌子,最早的是1点,最晚是我三点半,都是一个职位ASIC,除去没来的,大概就有100人左右,竞争还是比较激烈的。不过有不少同学不是学这个专业的,也没有相关项目经验,本着积累面试经验来的。

面试我的是位面善的GG,他看了看我的简历,问了我为什么读这个方向,之后没有什么自我介绍就立即让我介绍项目,对项目的细节很关注住,比如怎么实现的,经验是:是你做的你自信的说,不是你做的,或者是团队一起做的,一定要事先介绍时候就说,如果被 he 问到了就很难下台了。之后他又问了我关于异步FIFO的结构,实现,电路delay的计算,还有组合逻辑电路的分析。

面完后看到门口MM HR拿着的纸上在招聘者信息后标上了“回”的字样,大概有50%被标上了。另外,之前看论坛里有人说如果面的好会直接当场进二面,HR面,之后发offer。这次我周围的人没有这种情况,都是面完后HR让回去等消息,不知是不是我们面的都不行。

3.16 等待 12 号通知

地址: <http://bbs.yingjiesheng.com/thread-968638-1-1.html>

威盛电子我面的职位是Windows APP,面试总共有四轮,到了就让把个人信息一填,然后稍等了一会儿,我就被叫去面一面了,一面面试官据说是他们老大,自己感觉没有面多久,就大概问了一下项目,都很宏观,还提到是不是很多人都签了华为了,我说是的,还说了一下今年百度也签了很多人,腾讯的大家都在等待,也很快就会签的。然后他让我问个问题,我就很傻的问了一下新员工的培训,还说威盛校园宣讲会还没有开,结果其实他们在前一天就已经在交大开过宣讲会了,觉得自己很扯。接下来他就让等二面了,二面面试官是属于思维比较活跃的那种,自我介绍加项目问答,还涉及虚拟内存管理,但是虚拟内存管理我说不清楚,他一直在说没有关系,接下来就是写程序,把一个字符串转换成整数返回,写的还算顺利,但是一开始忘记了负数,写完之后他让给测试用例,然后自己看是不是都能满足,最后发现溢出的话就不行了,那怎么解决呢,想了很久,蹦出来“长度”两个字,他说是可以解决,但是有没有什么其他方法,我也想不出来,然后又让优化程序,想了很久,自己写的程序就是咋看咋好,最后我问他怎么优化,很简单呀,就是负数那块,不是判断,而是直接乘一下就好了。然后还是让问问题,我也问不出来啥,就问了一下他们主要做什么的,说完他问还有没,我说没了,他说这就没了呀,我真是想不到。。十一之后就很不状态的。

然后是等三面,三面还是项目,然后有问了虚拟内存管理,依旧说不出来。。问到数据库索引,我不懂,就把自己的想法说了一下,说到了哈希,他就问哈希怎么回事,然后提到了查找,他就问查找还有什么方法,二分查找,然后就让实现了。。给出英文子串,查找对应的中文子串,一开始用递归,写对了,但是名字起的不太好,他说有点小问题,又提出可以不用递归,我就又给写了一下,然后给他讲了一下,他说没问题了。后来他给我说他跟我一个高中的,话说那会儿超级有亲切感的,聊了一下高中老师,但是他毕竟比我早毕业七年那~他说的老师我都不认识,我说的老师他也不认识,也蛮尴尬的,就谈了一下十中对计算机的重视,貌似也就这个能说说

了。。。

然后就是四面了，我和另外一个女生一起，四面是 hr 面，其实总结起来就是三个问题，自我介绍，四个字形容一下自己，自己有什么优势能够胜任这个工作，然后就是她给说了一下后续通知情况，12 号通知，要是没有通知也不代表没机会什么的，但其实大家都懂。之后就高高兴兴的回来了，觉得威盛的面试官都很好，其实到现在也就觉得华为的面试官不好，其他的还真都是彬彬有礼慈祥友善型的。God bless me!

3.17 面试威盛

威盛电子 (www.viatech.com) 是一家台湾的微电子企业。昨天下午接到一个电话，电话里有一个甜甜的声音说是看到我网上的简历了，希望我去面试一下。既然面试，那就面试吧，没什么大不了的，正好也有其它事情要到上地去一趟，于是就开始了下午的这个故事：

预约的时间本来是下午 1 点，但据说是因为上午出车祸了，而且正好是修路，所以从中关村到上地的那条路一直堵着，走走停停，到上地七街都已是 12:50 了。又因为不晓得得实大厦到底是在马路的哪边，在路口转了一个圈，问了一个骑三轮车的大哥才找到那栋楼的后门。外面的阳光很好，但风非常大，吹得人很不爽，绕着楼走了一圈，才找到正门。

到了 via 的门口，前台小姐让我先填一张表，虽然仅仅是一页纸，但这表也可谓是中西合璧了，既有“你妈贵姓？”的问题，也有“请提供你的推荐人”之类的东东。偶大致将就着填了，也跳过若干无关问题。把表再交回给前台小姐后，偶傻傻的在那个小黑房子里面坐了十几分钟。然后就开始了今天的面试。

(房子外远远的走来一位先生，渐渐看清是直奔偶过来的。偶起身，拉开门。)

偶 (以下简称 o): 你好。

奈 (以下简称 n): 你好。你是...xxx? (坐下)

o: 是的。(也坐下)

..... (n 简要的问了些教育背景，经历啦什么的，o 也简要回答了些，略去)

n: 我看到你预定的论文题目是《*****》，能不能介绍一下你在这方面的的工作?

o: 好的。(画了很多图，大概说明了一下做的东西，但 n 先生可能不是很明白，我后来才知道，因为这都是模拟电路设计方面的，呵呵)。

...

n: 你提到采样速率是信号带宽的两倍就一定能够还原这个信号，能不能证明一下?

o: (//faint,so easy)当然可以，这是信号与系统的基本常识了。画图就可以很明显的看出了(画图证明之)。

...

n: 在你的设计中，应该遇到很多 trade-off, ok? 你能不能介绍一下你碰见了哪些 trade-off 以及你是如何解决的呢?

o: 当然有了，(//thinking)，首先这整个 design 的 architecture 就是一个大的 trade-off 的结果，然后设计中许多电路结构的选择也是 tradeoff 的结果。(解释如何的 trade-off)

...

n: ok,你在这张表上的应聘职位没有填写，你大概希望从事什么方向的工作?

o: 哦，是这样的，我是昨天下午接到您公司人事部门的面试通知的。他们是通过 51job 网站得到我的简历，因此我现在还不知道贵公司希望我从事的方向。

n: 我主要是负责 logic design 方面的，我们主要是招聘 logic design engineer. ok, 我想知道你的 working expectation.

o: (//ft again, 早说啊，早说我不就和你侃 logic design 了么? 呵呵)在我 pub 的简历上提到的工作预期...预期.(ok?) 是模拟电路 analog circuit design engineer 和数字 design 方面的 project manager.

n: (//吃惊)project manager? no, no, 我们这里现在没有 project manager 的职位。我们现在需要的是 logic design engineer.

o: 哦。

n: (//smile)当然,我很高兴你有这个 ambition 希望做 project manager。但我们这里的工作也是不可能提供 project manager 的职位的,因为我们这里的 project 需要的知识在学校里面是完全学习不到的。就是我们刚招聘进来的 xxx dr.在 xx 大学工作了 n 年,也是从头坐起,每个人的起点都是一样的。

o: (//失望),哦。但也未必吧,学校和学校是不一样的(反击)。在数字设计方面我也做过几个不大的项目,对于这方面,偶也是很熟悉的。

n: 那么你对 logic design engineer 的职位还有兴趣吗?

o: (//thinking)我觉得这也是一种选择,如果合适,我想还是会接受这样的工作的。但是我希望能够详细了解一下你们的 project 具体的内容,以及作为一个 logic desing engineer 在具体的 project 中从事的任务。还有,我想知道在您公司里面,一个典型的 project 是如何管理的,而作为一个 design engineer 在公司中,又是如何表现自己并成长的呢?我想这些信息对我的决定也有所影响。

n: ok。我们的 logic 设计主要是 xxx 方面的,在这方面我们三个小组,usa, tw, 和北京。

o: (//打断)对不起,我打断一下,我想问问您的 logic 设计小组一共有多少人,现在有多少和计划最终有多少人?

n: 我们在 beijing 的 team 大概有 20 几人左右,我们到今年年底可能会扩到 30~40 人。因为 tw 和 usa 的小组力量比较 weak,也就是人比较少,所有有一些工作要 beijing 的 eng 和他们一起完成。

o: 明白了。那您在北京 rd 部门的员工主要是从事什么样的工作呢?

n: 我们的工作主要是(??一个什么 bus 吧,听得不是很清楚)的 application 的设计。刚进来的员工首先是需要 read documentation 和 protocol, 撰写??list。

o: ??list?

n: 就是接口的规范,(例如接口的信号、时序等等接口规范)。阅读文档后需要写出硬件的接口描述,这样,才能够进行整体的 model。在一个 project 中,阅读 doc 和撰写??list 后,eng 就应该比较了解它们的了。然后就可以进行一些 app 的设计.....(以下具体不详,大致是介绍 via 的 logic 设计中的一个典型 project 流程)。我们的 team 一般在完成一个 project 之前会有另外的 project 在(排队)的,所以会比较的 tough。

o: (//smile)随便问问,你们 project 中的小组成员经常加班吗?

n: 我们 logic 小组的人都是很(niu)的人,在招聘员工上我们宁缺毋滥。我们的小组中既会非常的 cooperative,也会非常的 competetive,有。在这样的小组中,我想你是可以学到很多东西的。可以学到很多在学校里接触不到的东西。

o: 那当然,工作和学习是不一样的。我的工作经历也教会过了我很多事情。(提醒 n 先生不要同一化偶)出于对个人发展的考虑,我当然也希望能够在一个地方学习很多的新东西。

n: 在我们这里 logic design 方面的工作不光需要有硬件设计的背景,也需要软体 software 的 background。我们招了几个 xx 大学的 cs 的。你们学过 computer arch 吗?

o: (//node),当然。我们还学过****(计算机方面的一些课程)。

n: 那么熟悉内存管理吗?

o: 知道一些东西,因为在课程 xxxx 里面有很详细的说明。偶做过的课程设计里面包括了一个 os 的进程管理、文件、内存和其他资源的一个简单系统。(其实早忘记了,多少年前的课程了啊?呵呵)

n: 那么在内存分配方面有几中算法呢?

o: 应该有很多种,看不同的系统需要了,例如贪.心.算法,.....

n: 内存的 fragment 回收你知道吗?能不能介绍一下?

o: 当然,其实内存的 gragment 回收和磁盘 disk 的 fragment recover 是一样的,或者是类似的。(想了一想 windows 的磁盘清理工具的运行图)内存的 fragment recoverage 就是

.....

n: ok,你做过数字方面的设计,可以具体的介绍一下吗?

o: 当然。偶做过 xx,*万 std_cell 的一个设计,xx,*万 std_cell 的一个设计,和*万 std_cell 的一个设计。

n: 你主要是负责什么呢?

o: 综合和综合后的后端流程和验证。

n: 验证? 你们是如何验证你的 design 的?

o: 后端设计主要就是时序验证啊, 通过版图可以得到 design 的时间延迟信息。

n: sdf? 你是用什么工具做的呢?

o: (这也用问)我们使用的是 xxx 公司的 xxx,xxx,xxx 等软件。同时我也熟悉使用 xxx....

..

n: 时序验证是 static timing analysis 吗?

o: 当然了, 我只能做到这一步, 在不知道具体的设计描述的情况下, 我只能通过这样验证设计啊? 我们用的是 ***time 进行时序分析.....

n: 那在你的设计中用了 latch 了没有?

o: 考虑使用 latch 过, 在我们后来的版本中, 使用 latch。但是在教科书中的建议是在设计中尽量避免使用 latch。

n: 是的, 但是不用 latch 是不可能实现高速的设计的。那么你知道 time borrowing 的概念吗? 能不能给我解释一下?

o: (解释 time borrowing.....)

n: ok, 你还有什么问题要问我的吗?

o: 想了半天, 没有。

n: 那好。你给我的感觉是有点过于自信。(o nod) 但是, 我想我是会给你 offer 的。你在这里等一会, 一会人事经理会和你面谈的。

o: 好的。 ;

--

以下和他们的 hr 经理(wang xx)的谈话略去。总体感觉是不太好, 个人以为 via 对大陆学生还是有许多的偏见和歧视的。在他们的谈话中不会说出, 但是可以感觉得到, 我很不喜欢这种隐隐流露出的歧视和偏见(或许也可能是因为我太敏感了吧? 但我不喜欢, 所以我也不会接受)。这次面试的结局是今天收到了 via 的拒信, 原因是他们的这种偏见有些激怒了我, 从而在我和他们的人事经理讨论问题时在一些地方产生争执并让双方感觉不太爽。

--

如果仅就面试而言, 我后来和 hr manager 的很多言论和行为是多余和愚蠢的。但是我并不认为这种错误是我的失败, 呵呵, 我觉得是他们的失败, 我们得教教他们一些我们的文化。当然, 每次经历必然也会带来很多的经验的, 我的经验如下:

--

结论:

1、对于 via 中我所了解的 logic 设计部门来讲, 他们的设计方法和设计流程对于国内的很多数字设计 house 来讲要正规很多。客观来说, 在这里也是可以学习到一些设计方法和许多 pc/io 的原理性知识的, 但方向也的确是非常的狭窄。

2、via 给出的薪酬水平是很低的, 我所了解 (wang xx 说的) 典型的 80%的员工 (硕士毕业生) 税前工资是 7000, 也就是说, 税后工资是 5300 左右 (以北京的税收政策为例)。

3、台湾公司对大陆员工有一些偏见 (文化的偏见? 很奇怪) 包括薪水和职位的偏见 (或者是歧视)。在 via 这个非常典型的台湾公司中, 表现得尤为明显, 甚至可能有技术上的歧视 (作者猜测)。在面试中不论是和技术人员交谈还是和管理人员交谈, 我都屡次感觉到这种歧视和偏见的存在并试图反击, 最后以失败告终, 呵呵, 但也很爽

3.18 VIA 面经

今天早上 10:30 的。

9 点从学校坐 743 出发，居然是空调车，比非空的贵一块钱，但是有位子也算合算。

算上堵车才用了 40 几分钟就到了。看时间还长就决定走路去七街。

到了 7 街没看到得失大厦，问路，东边的 dascom 就是。

10 点十几分到 hr 处。三楼北面。

填写一个表，可能还是去年的表，中西合璧，既有你妈贵姓也有 reference。还有一个了解 via 多少的问题，用英语回答。比较简单。

在填表时又进来一个人，我以为是和我一样参加面试的，就点头示意，继续填表。

等把表填完要交给 hr jj 时那个人说就给我吧，才知道是面试官。狂汗。

简单的自我介绍，教育背景，项目经验。blablabla。。

看简历按照上面的逐条提问，但是没有特别细节的东西。幸好我的简历没有多少水分。回答得还可以。

问写过什么驱动程序吗，没有问对 pc 体系结构了解多少，我没听明白什么意思，直说了，就问我了不了解 pci pcie, agp 等，我说看过一些简单的资料。他说那就算了。

下面是针对笔试的问题。

其中一个函数我在中间定义的变量，被扣了一般的分。问我这个函数有什么问题，看了半天说没问题。就指出来那个变量的问题，我就说这个要看编译器。在 g++ 下面和 vc 下面都可以这样用，但是 gcc 下面好像不行。他就告诉要写的规范一些，又汗。

又问了一些程序性能方面的问题。就让我等第二轮。我想问他一些问题还没问就跑了。

一共用了 80 分钟左右。

在那等了很长时间终于等来了二面的面试官，一个台湾人。

问我知道他们在做什么吗，我哪知道。又说你怎么不问一下刚才的面试官，得给我机会，我也想啊。然后他给我介绍了一下他们现在做的东西。又问了一些 hr 常见问题。

告诉我这周就能出结果。让我提问，我问了两个问题，

无线部分他们做的怎样，还有一个 p4 芯片组的问题。

无论能不能去，会不会去，这是找工作处女面，写出来攒点 rp

3.19 上海威盛 embedded 面经

本来通知我是今天晚上 7:30 面试，

上午在教研室逛 bbs，看招聘信息，突然接到一个电话，是上海威盛，让我 11:30 去南洋大酒店面试，一看表，已经 10:30 了，赶紧拿起包和昨天写好的英文自我介绍和几个经典问题的回答跑到东花园，快速的读了 3 遍，然后直奔南洋大酒店，

一进去看到了上海威盛的面试地点在二楼 206 会议室，于是上电梯，从电梯出来左拐然后右拐左手第三个房间就是 206 会议室，

敲门进去之后发现已经有 5, 6 个人在那儿等了，签了一下到之后坐下开始等待，随便和旁边的几位聊了聊，有做软件的，硬件的，还有一位和我一样，报的是嵌入式。

最后大约在 11:50 的时候轮到了我，面试官也下来到二楼，我跟着他一起到 8 楼，坐电梯的时候套了下近乎，呵呵，

进入房间坐下后，面试官拿着我的简历和笔试答题卷在翻，瞥了一眼，看到了我的分数，41，汗。。

于是主动找话题，说自己笔试不是太好，自己投的是嵌入式 wince 的职位，但我没有 wince 这方面的经验，但是自己写过基于 DSP 的 RTOS，面试官表示很感兴趣，让我谈谈这个 RTOS，这当然很熟悉了，我于是 blabla

讲了一通，接着聊了聊我做的项目，我就开始再 blabla 一通，看起来他还比较满意，最后面试官说他们招 wince 并不要求一定要有 wince 的经验，更看重的是对应聘者个方面的能力，比如学习能力，接受能力等等，我赶紧说这样最好了，我刚才还比较担心自己没有 wince 的经验。

然后又聊了聊英文读写情况，我说没问题，平时读的文档都是英文的。

最后，他给了我一个总结，告诉我笔试成绩还算可以，大家都不是太高（不敢相信，窃喜）还说我给他的印象非常不错，接下去还有 2 轮面试，让我好好表现，希望我能成功。

当时感动死了，这是我遇到的一个最 nice 的面试官。

于是我到房间外面等，这时候刚好碰到一个比我先面试的同学从另一个房间走出来，随便和他聊了聊面试的情况，然后我被带到旁边的房间开始第二轮面试，坐下之后面试官在看我的简历，我还是采取了主动出击的方法，先寒暄了一番，然后他开始问我简历上的事，我写着熟悉 protel，他问我是否熟悉 Verilog，这个东西我只是听过，并没有用过，于是我说没用过，但是做电路板一般都用 protel，他说没有经过比较，你怎么知道 protel 比 Verilog 好呢，我停顿了一下，感觉这个问题好奇怪，protel 是画板子的，我记得没错的话 Verilog 是做 ic 设计的，于是跟他解释了一下，他说他也不知道，他同事有用 Verilog，所以问问。。。。

然后又重复了第一轮面试的东西，我解释了一下我所写的 RTOS，可能他也不懂，没有提什么问题。

拿出一段英文让我翻译，很简单，2 句话，轻松搞定，最后让我坐在一旁等，他开始写对我的评价，最后他带我去见他的老板，进去后发现是一个中年男子，头发有点少，可能工作比较辛苦吧，

坐下后我还是主动寒暄了一番，然后再次解释了一下自己没有 wince 的经验，但是自己写过一个 RTOS，他没什么表情，只是在看我的简历，看完后问我是否愿意去做多媒体，这样机会更大一些，因为公司刚开始搞 wince，在西安可能只招一个人，还有可能一个人都不招，我赶紧解释自己选择了 2 个职位，一个是 wince，另外一个就是多媒体，并且表示很愿意去做多媒体。

他随便问了一下项目的事，然后让我把需求分析，程序结构，程序文档做一个介绍，快速判断了一下，我能讲得可能就是程序结构了，需求分析根本没做过，程序文档也做的很少。

于是 blabal 解释了一番，说学校不像公司，不是那么正规，然后开始讲项目的程序结构，这个当然很熟悉了，blabal 一通，最后解释程序文档也作的不多，不过曾经写过一个通信协议的文档，他说他也了解学校里面对文档不是很重视，但公司对它很重视。

最后问了下什么时候能够毕业，告知我明天中午会给通知，然后就结束了。出了南洋之后，一看表，都已经 13:20 了，感觉好饿，于是赶紧回学校。

3.20 VIA logic 面经

今天临走的时候，二面的那个 gg 还特别开玩笑地说了一句：回去写个面试攻略吧。嗯，回来累得不行了，还站着听了半天 ericsson 的宣讲会，现在才来完成这个家庭作业。

本来我的面试是上午，因为上午有其它事，昨天电话通知我的时候我就跟 hr mm 说能不能调一下，结果 mm 很爽快地答应了，立即把我地面试安排到下午 3 点。

下午近两点地时候从学校出发，982 一路到了上地七街，下车后沿着路再往前走一点，就看见了有个“汇众”招牌地几层小楼，通知我面试地地点是在汇众大厦，我猜大概应该离那个楼不远，于是走上前去，果然看见汇众大厦几个字。刚抬腿要往里走，被门卫叫住了要填个什么条，难道一眼就看出俺不是这里的员工？还是俺东张西望惹人注意了？：（

进了大楼乘电梯直奔 3 层，出了电梯门隔着玻璃门看见了 VIA 的标志。推门进去，找人问到了负责招聘的 mm，正在忙着打电话，拿出一张表让我填，于是就在旁边的工位上刷刷刷写了半天，大都是关于自己的一些基本信息，后面有几个英文问题，what do you know about via, what is vital to success (analysis skills, communications skills, capital support, family background), what's your advantage.

填完表格一会儿，就有个 gg 直奔我而来，把我叫到里面一个会议室，然后开始了为时约一个小时的面试。主

要问了我以前的项目经历，问得非常仔细，甚至让我写出某个地方得实现细节。然后我 blabla 说，他也不断打断我，可能是觉得我没有切中要点。然后这样来来会会几个会合后，他开始问我对应聘职位得认识，然后我又 blabla。。。

一面结束大概 5 分钟后，来了另外一个 gg，感觉穿得非常随便，语气也比刚才那位温和很多，我们就坐着 blabla 聊，不时还要我在纸上写点什么。技术问题问完以后，开始 open question，问我们这新人都要作很长时间验证你干不干，我有点发怵，想了半天说这个我需要考虑，他好像对答案很不满意，我又赶紧解释自己得想法。。在这个问题上来来回回说了大概十来分钟，他大概觉得也该告一段落了，说你还有什么问题。。。

整个面试过程持续大概两个多小时，出大楼得时候才想起来没有看到自己得笔试成绩。。。

3.21 VIA 北京二面

上午在华为 3COM 参加那个座谈会的时候，接到了 VIA 的二面通知，约在下午 5 点之前。

下午 4 点的时候到达得实大厦，里面早有不少人在等候，但是职位基本上是 3，也就是 software，而我是 11，advanced software。和他们聊了聊天，很多人是来二面，也有来签约的，还有一面的。有个一面的兄弟是没有参加笔试的就直接来面试的，听说是今年 software

职位空缺比较大，人还没有招够，现在还可以投简历，所以大家还可以再试试。

过了一会，一个 ppm 找我去面试，呵呵，我忽然想起一句话，hr 是坏人，不要被表象迷住，我提高了警惕。果不其然，她问的问题都很 bt，问题如下：

0. 如果你的同学做了触犯你的事或是说了冒犯你的话，你怎么解决？

1. 如果你的室友做的事情你看不惯，你会怎么办？

2. 如果你的教研室的人和你对意见不和，你会怎么办？

3. 如果你的建议没有被你的项目组接受，而且你认为你是正确的，你会怎么办？

4. 举例说明你一个困难，以及你怎么做的？

5. 如果你的导师在你毕业的时候做了一个对你不公平的决定，你会怎么办？

6. 你应聘了其他那些公司？都进行到哪一步了？如果某某公司要你，而且威盛也要你，你怎么选择？

7. 你选择公司的标准，请按重要性排序。

总结就是，要表现自己积极向上的一面，要善于与别人沟通。

然后她就拿出 offer，工资 7K（税前），公积金 10%，还有一堆保险，以及一天 12 元餐补，还有宿舍（400 元一个月），以及一些签约注意事项以及违约金。一周以内给答复，不然就失效。艾。

bless 大家了！

3.22 via 面经

早上到北京，上午面世 via，晚上的车回大连。在同学宿舍无聊啊，也没有 mm 陪，咱也写一个面经吧，哈哈。我应聘的是 linux driver development 这个职位。

约好 9 点，大概 9:15 的样子被喊过去，面试我的是一个高高瘦瘦的特斯文的 gg，给人的感觉还是很 nice 的。不过不知道我的试卷去了哪里，找不到，还好有成绩记录，看到那个 gg 写在我的简历上，40 分哈哈，我心想，居然了还有面世机会。

先是就简历问，问我作过的那份实习相关的咚咚，我作的是一个视频系统的 porting 吧，他就问我那块板子的处理器架构，然后问我移植的难点，问题，以及如何解决的。俺一一作了回答。

接着问我对 Linux 内核方面的东西，这是俺地强项，我就跟他说，内核对于写驱动是如何的重要，如果不懂内核肯定写不出高质量的安全的驱动程序，同时也暗示 via 是大公司，有的 driver 是要加入 kernel 的。应该招聘对内核比较懂得人做 driver，这位 gg 问我知道 vi a 哪些 driver 被加入了内核，寒一个，不知道。

接着问我 2.6 内核和 2.4 内核的区别，俺回答，差别太大了，从服务器应用到嵌入式应用几乎都作了重大的改进，服务器方面现在可以支持 32 颗 CPU，嵌入式方面由于改进了的调度算法和可抢占内核，使得系统的相应能力大幅度提高。他接着问进程调度方面有哪些重大改进，我又介绍了一下 o(1) 调度算法，同时赞了一下 2.6 内核改进的驱动模型。这一段感觉答得还是不错的，聊得时间也挺长的，这个 gg 说我的经历还是蛮适合他们公司的，呵呵。

接着写了两个小程序：一个是在 a.h 里面定义一个整形变量，并且在 b.c 和 c.c 中 include 这个头文件，我一看他在头文件中定义变量就指出这样定义是不可以的，这个 gg 说是不可以，那么会在什么地方出现问题，编译还是在连接，有点晕竟然回答在编译的时候，后来在给他分析问什么会是在编译的时候出现问题时发现应该是在连接的时候进行符号解析出现重复的变量定义错误，立马改正，好好 gg 这个时候比较肯定我的分析。另外一道题就是分析 static 这个关键词了，老掉牙的问题了，呵呵，不罗嗦了。接下来就是拿了一段关于 MPEG 方面的英文介绍让我翻译一下，也比较简单。我在翻译的时候偷偷的在看他写对我的面试评价，好像提到 c 语言了，hoho。

中间让我出去了几分钟，可能是在写面世评语吧，我就等了几分钟，然后带我去了另一个房间是他的主管，一个好像对技术不是那么在行，可能是大 boss，另外一个看起来应该是个技术很强的人，不过不 nice。

对我从大连跑到北京面世赞赏了一番，我晕。并且问我有没有和同学一道过来，还特意帮我查了一下他们部门在大连就我一个人过来面试，又说我不容易，ft。

还是让我介绍项目相关的东西。又被我带着扯到内核了，问了我一些相关的问题，又是 2.6 的和 2.4 的差别，包括两种内核的定时时钟的精度，2.4 的 10ms，2.6 的 1ms 都是基本的东西，又问我如何定时小于 1ms，我说这个只能用循环了，但是那位技术 gg 似乎认为用循环并不适宜，我告诉他我就知道这种方法，他也没有告诉我更好的办法，ft。还问了内核中的自旋锁方面的东西，我就介绍了一下自旋锁的发展史，比较了一下 semaphore 和自旋锁的差。

中间那个大 boss 居然说我 40 分相当高了，而且技术 gg 似乎也点头称是。不知道平均分何。

最后又问我会不会脚本编程，会不会 automake，我只好老实回答只用过 make，c 语言用的比较不错。

还问有没有研究过 framebuffer，我说没有用过，不过原理有所了解，应该很简单，就是将显卡内存映射到用户空间，对映射内存的读写就是操作显卡内存，可以显著的提高效率，技术 gg 在我说的过程中说了好几个是是，呵呵。

最后那个大 boss 问我有没有得过什么奖项或者引以为豪的项目经历。唉，俺啥奖都没有得过，引以为豪的项目经历说得还是与他们职位无关的，技术 gg 说我在自己的专业领域可能作的会更出色，ft，俺是学机电的。这样就结束了，呵呵

大 boss 还是很友善的，起身握手送别，连称不错不错，呵呵。并且告诉我一个星期内给消息，我晚上可以回大连了。

ps:在附近上班的一个哥们中午请我吃饭的，吃饭回来的路上，风沙那个大阿。我说北京真是不及在大连生活舒服，他说最好把这些软件公司都搬到大连去，去大连上班比较好。呵呵

3.23 威盛面经

VIA 投简历 24 日截止，由于没有特别合适的职位，本来犹豫了几次都没投，23 日看到快截止了，不知出于什么心理，决定填份表格试试。

于是就通知我周日 29 日在北邮笔试。赶快翻出申请表，搞清楚自己投的是什么职位，呵呵。

周日上午的笔试在不太在乎的情绪中度过，因为感觉这份卷子实在答的不好，很多 C 的基本东西都忘了。而且我比较倾向的职位居然没有笔试，直接面试，于是很悠闲的浏览了一遍全部试题（大概 20 份左右吧），选了其中一套好像有几个会做的（03, Software Engineer）。几次忍住不想继续答题的冲动，老老实实坐了一个半小时才出来。当时的心情是，VIA 基本上和我没什么关系了：)

出乎意料之外，2 天后居然收到 VIA 软件组的面试通知。于是很是惊喜了一下。赶紧又翻出 Job Description 出来研究一番，想想可能会问什么问题。令人沮丧的是，和我做的方向还是有点远，只是勉强能扯上点关系。

好像面试的有 3 天，从 2 号到 4 号。我是 2 号下午，不知是不是笔试分数考的太高或者太低？呵呵。

下午 4 点就到了上地七街，VIA 北京研发中心。由于提前到了，在会议室稍等了一会，顺便填了一张表，个人基本情况的。有 3 个英文问题需要回答，结果到笔试开始的时候还没答完，也没往上写，呵呵。（最后面试结束之后，面试官说不用填了，直接交就可以，当然这是后话）。

4 点半面试开始。一面是一位软件组的 GG，很和善。先自我介绍了一下，就直接说，看你这简历，好像不太适合做研发阿，更适合做跟人沟通的职位。你先介绍一下你自认为收获最大的两个项目吧。我 BLABLABAL，说了一通。然后开始了问答。

GG: 问你几个 C 的问题吧。。

我: 好。。。。。。

GG: static 关键字怎么用，什么意义？

我: blablalbal ;

GG: const 这个关键字在 C/C++ 里有什么不一样？

我: bababa; (申明, 对 C++ 很不熟)

GG: 你是猜的吧？

我: 嗯。对 C++ 不熟，瞎猜的。

GG: 猜的还很快。

。。。。

。。。。

GG: 结论是，你的 C 语言没有过我这关。也就是，可能不会有 2 面的机会了。

我: 明白。

GG: 但我觉得你其他方面的素质还是很令人满意的，我推荐你到一个其他的职位吧。一会我跟我老板说说。你稍等一会。因为今天是第一天面试，我一般都会给老板推荐一下。

于是等待 5 分钟。

进来一位笑容满面的台湾人。很 nice，是第一位面试官的老板。称 BOSS 吧。

BOSS: 我是来回答问题的，你有什么问题吗？

我: 刚才前面那位面试官提到 ×× 职位，您能具体介绍一下吗？

BOSS: 开始了将近 40 分钟的介绍。。。中间参杂者我一些问题；

BOSS: 明白？

我: 明白。

BOSS: 我觉得你很比较适合这个职位。虽然你在专业基础上稍有欠缺，但我很喜欢你的态度。下周 HR 可能会和你再谈一次薪水之类的问题。

我: 就是说，我可以得到这个职位？

BOSS: 从目前来看，非常有可能。

我: (喜出望外) 谢谢。

于是握手，BOSS 很客气的送我出门直到电梯口。互道再见。

面试的总体感觉，台湾的公司，尤其 VIA，并不像网上传说的那样歧视大陆学生。相反，本地化做的不错。比如我问 BOSS，公司内部邮件是用中文还是英文？答曰，“主要是中文，除非有老外。因为想做更本地化。”

今天面试我的两位面试官，尤其是后来二面的 BOSS，为人非常 NICE，让人有想投奔的感觉，赞！

PS: 我的笔试成绩最后终于看到了, 54分。据说 50 分以上的都发面试通知了, 大约占考试人数的 1/3 强。

3.24 威盛 system hardware 的面经

由于答了两套题, 所以记忆有点混乱, 我试着回忆一下

第一题, 用运放搭加法器、减法器、乘法器和积分电路……不会。。掠过。

第二题, 忘了, 好像挺简单的

第三题……也忘了

反正题号顺序我忘了, 就说有哪些题吧

有一道让你解释 ASIC 和 FPGA 概念和区别的, 这个简单

有一道让你说出你所知道的可编程逻辑器件, 并用 verilog/vhdl 实现一个 8bit dff

这个也简单

还有一道 stuck at 什么什么的, 计算一个逻辑电路的什么什么, 反正我太弱了没看懂

下一道是用 c 语言写算法, 实现 $f=1+2+\dots+n$ 的累加, 这个我无语了……大一新生都应该会吧

还有一道是问 PCB 设计中如何处理数字和模拟两部分。还问你常用的 PCB layout 软件有那些。在 PCB 设计中如何减小噪声, 都有哪些方法

还有一道是英译汉翻译, 关于中国消费电子产业的论述, 二三百字左右, 但分值才给 5 分, 很不核算。

最后一道题用英语简单陈述一下你对 it 行业的看法, 和什么什么前景分析, 忘了是行业前景还是个人前景。分值也是 5 分, 感觉也很不核算

能记起的就这么多了。早知不在同一时间答两套题了, 应该点击不服从安排的, sigh

两套题都不怎么记得了

补充 1: 还有一道用 CMOS 门搭出 $ab+cd$ 的, 老面孔了

补充 2: 名词解释并说出测量方法, 其中记得的有 THD, SNR, SNDR, Dynamic Range

补充 3: 解释什么是 phase noise 和 jitter

3.25 威盛 Java Development Engineer 面经

昨天接到电话, 说叫我今天早上 10 点过去面试, 不过需要提前十分钟到。地点在清华科技园威盛大厦。昨晚查清位置后, 发现不远, 于是早上九点出发, 心想肯定没什么问题, 事实证明, 虽然是 9: 30 几到了, 不过还是挺勉强的, 路上一直堵车, 害我一路焦急, 所以提醒去的同学宁可早到点等着也不要像我这样了:)

昨天电话里面说直接去一层前台说是面试的, 到了一层大厅的时候, 发现才 9: 40, 于是就抽出资料翻了饭, 快 9: 50 去找前台。说明来意和面试职位后, 前台 mm 把我带到第一会议室, 说是填表。进去的时候有一中科大的 gg 也在等着, 我们聊了会, 他说听别人说如果今天可以面到 hr 的话, 就基本问题了, 否则应该就被淘汰了。。不知道到底是怎样。。

进入正题, 过了一会, 一个 hr mm 带我去了一个会议室, 有一位面试官已经在等着了。进去先问我, 是 XXX 么, 我说是, 然后招呼我坐下, 他进行了一番自我介绍, 说是一个 leader, 具体是什么没记住, 说主要负责技术面, 如果通过他的面试后, 会见到他的 boss, 然后是 hr。我当时还以为所有的成败都会在今天决定。

面试官开始让我做个自我介绍, 我就问介绍哪方面的, 他说比如什么时间进入什么学校读书, 做过什么项目之类的。然后我就%……………

听完我说的项目经历后, 他问我在项目中一般是什么样的角色。。

之后说让我找一个自己觉得最成功的项目进行介绍, 然后我指着简历上的一个项目, 一顿描述, 听完我的描述后, 他问了几个实现相关的问题, 都很细, 心想, 还好, 这个项目比较了解, 不然就栽大了。。所以去面试的话一定要把自己简历上的项目好好想清楚怎么说。

大致就这些了，之后跟我说三天内会给消息，如果三天内没有消息我就可以放弃他们公司，于是面试结束，最后问我要成绩单，然后我就走人了。。差不多不到半个小时。。。。

面完之后心里很没底，没问我什么技术的具体问题，我当时都惊了，第一次经历这样的面试，不知道是不是被BS了。。

bless 自己和其他要去面试的战友。。。

第四章 威盛电子综合求职经验

4.1 上海威盛电子有限公司笔试+面试经验

本文原发于应届生 BBS，发布时间：2018 年 7 月 13 日

地址：<http://bbs.yingjiesheng.com/thread-2156673-1-1.html>

地点：上海浦东新区张江高科技园区金科路 2537 号 B 栋 中国芯科技园

岗位：嵌入式开发

笔试：

时间：9:00

题目记得的如下：

- 1、考察 C 语言的知识，指针，数组，sizeof 用法
- 2、考察 android 的 ANR 异常分析
- 3、考察 java 关键字 volatile 理解
- 4、考察 Java 多线程
- 5、数学题，考察过河问题大致如下，甲乙两人分别从 A、B 两地同时相向而行，在距 A 地 60 米处第一次相遇，相遇后两人仍按原速继续行驶，并且在各自到达对方的出发点后立即返回，途中两人在距乙地 20 米处相遇，两次相遇的地点相距多少米？

面试：

第一轮（技术面试）：瘦瘦的小伙

- 1) 自我介绍，介绍自己做的项目
- 2) 问项目存在哪些问题，如何解决？我说了 LCD 驱动中碰到的异常，以及解决方案。继续追问对 framebuffer 的理解。
- 3) 实习经历，以及做的事情
- 2) 问我对 Android 与 Linux 的理解，Android 的 IPC 通信方式，IBinder 的理解
- 3) sensor hub 懂不懂？如何理解的？
- 4) 如何在 Android 系统中开机启动一个服务

第二轮（技术面试）：胖胖的大哥

- 1) 对笔试有什么看法，难度如何？
- 2) 研究生做的课题是什么？

然后基本没有技术问题，都是聊天

第三轮（主管面试）：管理大叔，头发有些白

1) 谈谈个人经历

2) 对威盛理解

然后基本没有技术问题，都是聊天

第四轮（HR 面试）：

1) 谈谈以前的经历，哪个公司，哪个部门，向谁汇报，公司多少人

2) 说一个你身边你对其印象最好的人？并说明原因

3) 说出最近令你合作失败的一次经历？为什么？

4) 为什么实习没有被留用？说说你认为的原因

5) 谈谈你先前如果留用的税前薪资

PS: HR 把我说的答案都写在简历上，估计回去给我综合打分

结果：没上

原因：技术面中有些技术问题没有回答好，管理面试中提到了“汉芯”事件和威盛牵连起来，另领导不爽；HR 面中，夸大了以前的公司的实力却不能自圆其说

4.2 研发工程师面试经验

本文原发于应届生 BBS，发布时间：2016 年 7 月 14 日

地址：<http://bbs.yingjiesheng.com/thread-2047822-1-1.html>

那天应该是 10.28 号笔试的，本来对 IBM 寄予很大的希望，觉得自己的研究经历，比较符合研究员的要求，呵呵，可惜，连笔试邀请函都没有收到，也罢...当时是上午笔的北京威盛，下午一点又去笔了上海威盛，然后又接着去笔 Yahoo,那天是我最累的一天了，笔到晚上的时候，都不知道东南西北了。然后过了两天收到北京威盛的面试通知，一面的时候主要谈论自己的项目经历，都是中文，二面是北京那边的总监打电话过来面试的，主要问 C/C++ 编程的基本知识，还有 Windows 编程以及 MFC 之类的东东，估计是当时自己表现得还算不错吧，然后下午的时候 hr 让我去面试，然后直接发 offer,要求第二天签约，其实 VIA 当时开出的待遇还是很不错的，具体可以到网上搜到，接到 offer 当然是很开心的事情，然后签了三方，也拒了 NEC 电子，后面就是好好休息了几天。当时想着自己本来就不怎么样，能够拿到这个 offer，已经是人品爆发到了极点，剩下的就需要好好珍惜了。

面试官提的问题：

问 C/C++ 编程的基本知识，还有 Windows 编程

4.3 威盛目前薪酬福利，我来讲讲。

地址：<http://bbs.yingjiesheng.com/thread-982552-1-1.html>

如题。

我的师姐就在威盛，研发部的，firmware。

月薪 6000+500 补助。一年 12 个月薪水，做得好的话，年底会有一个月奖金。

其他的福利五险一金什么的，都有。但是公司只包公司部分的，个人的还得自己交。

加班有加班费，但是有上限。与之形成对比的是，威盛几乎天天加班。反正我师姐是这样。所以剥削很严重。

公司包吃，但是不包住。

如果是其他部门，就更低了，一般 5500 左右吧。

搞技术的话，一开始可以学到点东西，后面就基本上啥也学不到了，被公司吃死了，不过台企一般都这样。

4.4 VIA Architecture Design 架构组笔经面经

VIA 上海（旭上电子）一直是我非常心仪的公司，在招聘网上看到了招聘信息，就投了简历，非常幸运，得到了科大笔试的机会，并且成功的进入到了第三面，见到了 HR 经理。但是由于自己发挥不好或是其它一些原因，并未收到 VIA 的 offer。虽然没有能够成功，但还是决定写一下笔经和面经，谈谈自己的感受，希望对大家有点好处。

言归正传，在 Chinahr 上投了简历一段时间后，就得到了笔试的机会。网上筛选简历时，VIA 会要求你填写一些 Open Question，比如为什么选择 VIA，你为什么认为自己能胜任该职位，你是否对自己的职业生涯有所规划等等，这说明 VIA 招聘员工是非常认真的，所以同样他也希望你能认真对待，这毕竟是一个双向选择。

这里要非常赞一下 VIA 的笔试。他们的笔试工作做的很仔细，VIA 的四个区域公司，北京、上海、杭州、深圳的笔试一天之内全部搞定。具体安排如下：上午 10 是北京威盛的笔试，下午 13 点开始上海威盛的笔试，16 点开始杭州和深圳威盛的笔试。笔试时间统一为两个小时，每一次笔试都会发给你一本试题集，每一本试题集大概都有 20 套试题，涵盖了各分公司的所有笔试题，比如，架构，软件开发，硬件开发等，非常详细，你在做完了你所申请职位的试题之后，你还可以做其它职位的试题，前提是只要你够牛...，这样估计会有加分的。

说说我做的架构（Architecture Design）的试题吧，总体来说，比较简单：

- 1 是一道编程题，有三个整数，求中间大小的那个数；
- 2 是一道改错题，是关于用指针能否返回 malloc 分配的内存的题。

```
void GetMemory(char *p, int num)
{
    p = (char *)malloc(sizeof(char)* num)
}
```

然后是 main 函数中的 GetMemory(str,100); strcpy(str,"hello");

- 3 是一个几何计算题，很简单，列出两个二元一次方程就可以解出来；
- 4 是一道智力题，问有一个 93*36 的长方形，全部由 1*1 的单位正方形组成，问长方形的一条对角线要穿越多少单位正方形；

答案似乎是 $93 + 36 - 1$

- 5 问 GPU 的渲染流水线当中，哪一个步骤可以删除(clip)掉一个三角形，并且要用 D3D 的函数。具体指出，(对于大多数习惯于 OpenGL 的同学来说，估计不那么容易回答吧)
- 6 问为什么远处的物体相对较小，而近处的物体相对较大？我是从小孔成像和透视原理来分析的，并且联想到了 mipmap 的原理；
- 7 题目说明了什么是 Little endian 和 Big endian，问怎么判断一个 CPU 采用的哪种处理方式

8 问 GPU 为什么比 CPU 跑的快? 1 GPU 的并行处理 2 GPU 的超常流水线

9 问你处理在课堂里学过的图形学教材外, 还看过哪些图形学的书? 这个看个人发挥了
依我看, Architect 主要集中在图形几何、CPU, GPU 架构和 Pipeline 上, 对 C 和数据结构考的不多。

随后就是耐心的等待, 然后接到上海的电话, 通知面试, 这里要非常感谢我的同学 mengfei, 是他帮我接的电话, 而且告知我面试的信息, 非常谢谢。

面试时候不需要带任何资料, 因为他们有你的简历和笔试试卷。这里简单说下 VIA 的面试流程, 一共三轮面试, 两轮技术面, 一轮 hr 面, 全部在一天之内完成, 过几天给最后通知这个要赞他们的高效, 不过, 也直接导致面试官非常的疲惫。

第一个技术主管比较瘦, 带着眼镜, 很和蔼, 一直提醒我放松, 当我遇到问题时, 很耐心的引导我解决, 是我比较想跟着做事的那种人。不过比较 bt, 问了大概 12 道题。

1 第一道笔试题 是编程求三个整数的中间大小的那个数, 我用数组来求的, 似乎他不太满意, 但是他仍回答说在数目比较小的情况下, 用数组也是可行的

2 问了我图形学渲染流水线的问题, 我答的不错, 他也赞赏有加

3 因为我做过纹理映射, 问了我纹理映射有哪些, 提到 Cubic 纹理, 没答上来。

4 问纹理有哪些滤波方法, 我答了 trilinear 和 bilinear, 但 anisotropic 忘记了。

又问了 trilinear 和 bilinear 有什么用, 答曰: tri 用于解决 mipmap, bi 用于解决缩放问题

5 接着问什么是 mipmap... 这我还是了解的, 就说是远近绘制精度问题, 然后又问, 如果是 1024*1024 的分辨率, 远处是 2.5LOD, 近处应该是多少? Nod, 这个我不知道。

6 我简历上写了 数学还不错, 于是他说, 我们来几道数学题吧...问了我泰勒级数, 开始忘记写倒数那一项了, 在他引导下 分析出来了

7 泰勒级数后, 他又说再来道智力题吧, 问我如果有十级台阶的题, 一次只能走一步或两步,

看有多少种走法; 我没做过, 就给他分析, 先后分析出了用组合的方法和递归方法,

但没有具体实现, 他很诧异, 说, 一般的人都只会用递归, 然后我们在引导他采用组合的方法, 你居然先用组合, 再想到递归, 问我是不是以前做过, 呵呵, 我当然否认了。

8 问了我 matlab 一些东西, 如二值化函数, 没答上来, 估计他以前用过; 图形学不用的

9 我简历上写了 shader, 他就问了 shader 中有哪些架构 (好像是这样的), 然后问我 asm shader 和 HLSL shader 的区别, 我就说是低级语言和高级语言的差别;

10 问了我 Python 有哪些数据结构, 为什么用 python 不用 perl 和 ruby;

11 另外就是我一些 项目上的东西, 比如我们的 marker 为什么用圆形的。

他比较厉害, 我一提我们做的东西, 他就能理解到, 而且能说出我们大概所采用的方法, 强

12 int 和 unsigned int 的结合运算 比如 unsigned 1 和 int -3 比较大小的问题;

第二个面试官似乎对我不是很感兴趣, 只是问了我 pipeline 和 texture 的问题, 然后问了 Unified Shader Model。剩下的时间主要是他讲他们部门的工作, asm shader 和 compiler 的东西, DX10 啊, 我在认真听, 但是我们之间没多少具体技术上的交流, 一切都很平淡。可能也直接导致了最后的 failure。

第三面就是和 hr 面谈, 气氛还是一直很融洽的, 可惜没给我 offer, 谈到了工资和户口的问题还有今年是签几年的合同。都比较详细的, 并且尽量回答你所问的问题。非常 nice 的一个人结果一般在两三天之内就会出。

等待的过程是痛苦的, 但是没 offer 的消息更痛苦...希望我的这点面经能为大家提供一些帮助, VIA 还是非常好的, 尤其在图形和嵌入式领域, 只是我要对它说 byebye 了。

祝福那些从科大直接进入 VIA 的同学, 你们都很优秀, 祝你们工作顺利; 祝科大的同学都能找到好的工作。

4.5 威盛新人的一些感想

看到就业板块中大家如火如荼的讨论。我也来谈谈把，目前我在威盛就职，是从去年这个时间开始关注威盛电子的，当时手上有 4 个选择，爱默生、南瑞、炬力。最后选择威盛-S3 是因为更看重这里的核心技术，赴美培训机会，工作氛围（师兄平时聊天会提起），及人性化的福利。加入公司有半年多了，感觉师兄的描述还是相当不够的。为了使大家对公司有深入的了解，下面我简要介绍一下个人的经历和个人感受，为大家的选择提供依据。

在工作方面，作为一个新人，虽然研究生期间有一些基础，但是毕竟公司所做的产品都是最新的，所用的仪器设备都是业内最为尖端的，所要达到的性能也要求是最好的。所以还是有很多的知识等着我们去学习，在这里所用所学都是最前沿的技术知识，这是威盛最吸引我的地方，因为威盛的核心技术是放在国内来做的。

此外公司会组织大规模的培训，各个小组还要做更为细致的培训。工作中遇到的困难，可以随时请教老员工，以及组长甚至主管，他们都会耐心的解答，如果有时间可能会手把手的帮助调试及验证。在工作中大家就会深刻的感受到，这里的工作气氛和学校实验室中真的很像，各级主管资深工程师，看起来更像是师长，他们为新人分担了很多的压力，耐心的帮助新人胜任其工作。只有新的思路，他们总是会鼓励大家深入思考，我们主管经常说：即使是错了，但我们依然有收获，起码我们知道为什么会是错的。在这里会体会许多新奇的想法，也会有英雄所见略同的感慨，会有潜心的钻研，也会有收获的喜悦。

为了使员工能全身心的投入到工作中，公司也是尽一切可能方便员工的生活。见识过上海交通拥挤的人肯定是对此心有余悸，用同学的一句话：人在空中飘着走。方便了员工上下班，公司设立了很多的班车线路，尽量减少员工路上所花费的时间，对喜欢睡懒觉的人可是个不错的选择。

饮食方面，公司的食堂全天提供饮食，虽然租住的房屋有全套的炊具，但我半年来从来没自己做过一顿，但体重愣是增加了 10 斤，爱苗条的人士在食堂可不能贪嘴，不然后果相当严重。当然你可以选择多运动来防止发福，而对喜欢体育运动的人来说，公司有体育馆，大家可以根据个人喜欢选择不同的运动项目。

另外，公司人力资源部门的服务也相当到位。我个人对技术比较感兴趣对生活中的琐事是不乐意花费太多精力来弄明白的，对此人力资源的同事们会帮我做很多事情。比如在办理户籍和福利等方面，只要提交相应的材料，剩下的她们都会很耐心的帮我搞定，使我能专心于本职工作而不必多操一份心。

在大家的印象里，对台企的管理模式不敢恭维。没错，威盛是台企，但是它的管理模式与欧美企业无异，工作氛围也让人舒适。此外，这边提供至美国培训的机会，我的 2 个师哥去年毕业的，今年都就去了 Fremont，我也翘首期盼了。

最后提一下进公司后组织过的几次大的活动。两次是新产品开发出来，一次是组织打保龄球，另一次是包游艇夜游外滩，相信随着公司的发展壮大这样的机会以后会更多。最近还组织了一年一度的旅游，线路很多有厦门，黄山，庐山，宁海等，和同事一起醉心于山水间的感受还是很爽的。

附录：更多求职精华资料推荐

强烈推荐：应届生求职全程指南（第十五版，2021 校园招聘冲刺）

下载地址：<http://download.yingjiesheng.com>

该电子书特色：内容涵盖了包括职业规划、简历制作、笔试面试、企业招聘日程、招聘陷阱、签约违约、户口问题、公务员以及创业等求职过程中的每一个环节，同时包含了各类职业介绍、行业及企业介绍、求职准备及技巧、网申及 Open Question、简历中英文模板及实例点评、面试各类型全面介绍、户口档案及报到证等内容，2021 届同学求职推荐必读。

应届生求职网 YingJieSheng.COM，中国领先的大学生求职网站

<http://www.yingjiesheng.com>

应届生求职网 APP 下载，扫扫看，随时随地找工作

<http://vip.yingjiesheng.com/app/index.html>

